

氏名（本籍）	くら ち いく お（東京都）
学位の種類	博士（工学）
学位記番号	乙第 915 号
学位授与の日付	平成 28 年 3 月 18 日
学位授与の要件	学位規則第 4 条第 2 項該当
学位論文題目	微細化技術に起因するシリコンデバイス特性劣化の発生機構の検討とその改善

論文審査委員	（主査）教授 蟹江 壽
	教授 谷口 淳 教授 常盤 和靖
	教授 藤代 博記 教授 岡村総一郎

論文内容の要旨

スマートフォン等に代表される現代の電子機器による、よりフレンドリーな高度情報化社会は、シリコン系デバイスの微細化による高性能化やコストダウンによって可能になったといっても過言ではない。半導体デバイスの微細化は、シリコン上に形成するゲート電極や配線等のピッチの縮小により行われているが、半導体デバイスを構成している素子である電界効果トランジスタ(MOSFET: Metal Oxide Semiconductor Field Effect Transistor)の微細化も必要である。しかしながら、MOSFETにおいては、ノイズマージンの確保等のため電源電圧をそれほど低減できない等の理由から、微細化に伴い素子内部の電界が高くなり、特にその長期信頼性に及ぼす影響が無視できなくなっている。その一つがホットキャリア注入と呼ばれるゲート酸化膜へのキャリア（電子あるいは正孔）の注入現象である。さらにこのホットキャリア注入の抑制のために導入した MOSFET の新構造が新たな問題である静電耐量の低下も引き起こした。これらの現象の根本的な原因はともに高電界によって発生したホットキャリアの注入とそれによるシリコン-酸化膜界面の界面準位の発生によるものである。さらに、微細化実現のために必要な新規プロセスの一つである、RTP (Rapid Thermal Processing)でも、界面準位の形成が確認され、微細化された MOSFET の特性の低下や信頼性の低下を招いている。本研究では、これらの微細化によって生じた問題に対し、特性変動現象を明らかにし、その改善策を提案することで、より高性能で高信頼な半導体デバイスを実現することを目的とした。

本研究の一つ目の課題は、MOSFET のアナログ動作において重要なパラメータであるドレインコンダクタンスのホットキャリア注入による変動機構の究明とアナログ特性変動からのアナログ素子の寿命予測である。ホットキャリア注入によるドレインコンダクタンス変動は、Gradual Channel Approximation を用いた物理モデルを使ってホットキャリア注入による界面準位の発生を考慮することで説明できることを初めて示した。また、このモデルを用いることで、アナログアンプの利得変動から見た寿命を予測できることも示した。特に、この寿命のゲート長依存は、デジタル系で定義されている寿命と異なっており、高信頼なアナログ素子の実現には不可欠な寿命予測モデルとなっている。

二つ目の課題は、ホットキャリア注入抑制のためのドレイン電界を低減する構造である、LDD (Lightly Doped Drain) MOSFET の導入が静電耐量の低下を招いた原因の究明とその改善である。静電気注入後に新たに見つかったソフトブレイクダウン現象による MOSFET のオフリーク増大機構についての解析結果を示す。このオフリーク増大機構の考察から、静電耐量を改善することができる LDD 部へのヒ素の追加イオン注入、あるいはオフセットゲート MOSFET 保護素子の適用の二つの方法を提案する。これら二つの方法により、LDD 構造の MOSFET を半導体デバイスに用いても、十分な静電耐量に改善することができた。

三つ目の課題は微細化に必須となるプロセスである RTP による界面準位の発生機構の解明である。界面準位の発生は RTP という高温熱処理中にシリコンと酸化膜の熱膨張係数差によって機械的ストレスが発生し、界面準位が発生したことを示した。さらに、熱処理中に酸化膜は粘性流動を起こし、それにより発生した界面準位が修復されることも示した。これは、RTP において界面準位発生を抑制するプロセス条件の組み立てに有用であると考える。

以上の事から、本研究から導き出された現象の理解とそれに伴う改善方法は半導体デバイスの微細化に貢献することができ、より快適な社会を実現できる電子機器の出現を可能にしたと考えている。

論文審査の結果の要旨

高度情報社会の支えているものは高機能をもつシリコン集積回路である。高機能化はシリコン集積回路の微細化により MOS (金属酸化物半導体) 電界効果トランジスタ (FET) を同じ面積の基板上に高密度に作成することで実現された。しかし電源電圧を縮小率に比例して低減できないことから、微細化するほど素子内部の電界が高くなって、キャリアの電子または正孔が強く加速され、その電子や正孔が格子と衝突して高いエネルギーをもつ電子と正孔が高密度に生成され、そのエネルギーがシリコンとゲート酸化膜とのポテンシャル障壁

より高いとキャリアの一方がゲート酸化膜へ注入され、酸化膜中に蓄積されたり、界面準位に捉えられて電気特性を劣化させる。これらの高エネルギーをもつキャリアは熱エネルギーよりホットな状態にあると呼ばれる。本論文はホットキャリア (HC) の生成に代表されるような微細化によって生じる現象により引き起こされるデバイスの劣化については、物理的、化学的、機械的な機構を明らかにすることで始めて本質的な改善が可能となり、半導体デバイスをより高性能で高信頼性にできることを述べたものである。

第1章は「序論」で、高電界によって発生したホットキャリアの注入とそれによるシリコン-酸化膜界面の界面準位の発生とされてきた現象の発生箇所と発生量を定量的に把握することにより、信頼性の予測に役立つこと、HC発生を抑制するために電界の集中をおさえるドレイン不純物濃度プロファイルが静電気破壊に対する耐性をさげる結果になったこと、さらに、微細化実現のために必要な新プロセスの一つである、Rapid Thermal Processing (RTP)でも、界面準位の形成が確認され、MOSFETの特性の低下や信頼性の低下を招いていることなどを述べている。そして研究の目的が、HCの発生機構や界面準位の発生機構などの詳細な解明によって、より高性能で高信頼性なデバイスを作成することであると述べている。

第2章は「ホットキャリア注入によるn型MOSFETのドレインコンダクタンス変動物理モデル」と題しグラジュアルチャネル近似を用いて、HC注入によるドレインコンダクタンス g_d の変動モデルを世界に先駆けて提唱したことを述べている。このモデルにおいては、通常のHC注入量のモニタとされている線形領域のトランスコンダクタンス g_m 変動率を使い、アナログ回路で用いる飽和領域でのパラメータである g_d のHC注入による変動率を予測できたことを述べている。さらに、この g_d 変動モデルから、 g_d 変動に対する寿命の実効ゲート長依存や基板電流依存についても議論し、特に実効ゲート長依存では、実効ゲート長が長い方で、通常使われている g_m 変動に対する寿命は g_d 変動に対する寿命より楽観的に見ていることに注意すべきであると述べている。

第3章は「出力MOSFETでのソフトブレイクダウン現象によるESD耐量低下の解明とその改善」と題して薄いゲート酸化膜とLightly Doped Drain(LDD)構造を有する出力MOSFETのHBM(Human Body Model)-ESD (Electrostatic Discharge)テストでソフトブレイクダウン現象によるオフリークの増加の問題が生じたことを述べている。リン単独LDDのMOSFETではHBM-ESD耐量はこのソフトブレイクダウン現象により200-300V程度しかない。ソフトブレイクダウン現象によるオフリークの増大はHBM-ESDテスト中に出力MOSFETがスナップバック状態になり、スナップバックストレスで酸化膜に注入された正孔によってシリコン-酸化膜界面に界面準位が発生し、この界面準位を介するトラップアシステッドトンネリング現象により引き起こされることを初めて報告したと述べている。

このソフトブレイクダウン現象を改善するため、LDD部にヒ素の追加イオン注入をする方法と逆にLDD部

にリンのイオン注入を行わないオフセットゲートの MOSFET を ESD 保護素子とする方法を提案して ESD 耐量を試験し、どちらの方法に対しても、HBM-ESD 耐量を目標とする 2000 V 以上に改善できたと述べている。この方法は現在まで 20 年以上用いられつづけられており、ソフトブレイクダウン現象の解明とこの改良方法が本質的な解決法であったことを示していると述べている。

第 4 章は「RTP による界面準位の生成と消滅に関する検討」と題し Rapid Thermal process(RTP)によりシリコン酸化膜の界面準位が発生もしくは消滅する現象を SCA(surface charge analyzer)測定によって求め、ウエハの反り測定から求められた機械的ストレスと比較した結果を述べている。測定においては、できるだけシンプルな試料とするために酸化を行っただけのシリコンウエハを用い、700-750 °C までは RTP による界面準位の増加分は RTP 温度とともに増加し、それ以上の温度では、増加分が RTP 温度とともに減少していくことを観察したと述べている。また、800 °C 以上の温度では RTP 時間とともに発生する界面準位は減少していき、その減少は緩和時間を持っていること、この緩和時間の活性化エネルギーを求めると 1.36eV であったと述べている。高温処理によって発生するシリコン酸化膜中の機械的ストレスと高温で発生するシリコン酸化膜の粘性流動と言う観点から考察して、粘性流動はほぼ 700 °C から発生すると報告している。800°C までは酸化膜の粘度の活性化エネルギーが文献値から 1.36eV となっており、界面準位消滅の緩和時間の活性化エネルギーと等しいことを報告している。このことから、RTP における界面準位発生は、シリコンと酸化膜の熱膨張係数差によって生じるストレスが原因であり、また酸化膜の粘性流動が始まる温度以上になると、この粘性流動により発生した界面準位の一部は消滅していくものと結論している。今後デバイスプロセスを設計していくにあたって、このメカニズムを理解して RTP 条件を設定することにより、界面準位発生を抑制し、良好な特性の素子を作ることができると述べている。

第 5 章は論文の「総括」で、HC がシリコンからゲート酸化膜へ注入し界面準位が発生することで、MOSFET の動作特性がどのように変動するかを確明し、その特性変動を定量的に予測できることを示した。新プロセスや新材料の導入によって、界面準位が増加する現象についても考察し、界面準位発生の機構を理解すると、半導体デバイスの微細化で直面する課題に対して有効な対策が考えられると述べている。

以上本論文はシリコン微細化によって引き起こされる種々の問題を、物理的、化学的、機械的な観点から解明することにより本質的で根本的な解決法ができることを示したもので、高度情報社会の発展に貢献するところが非常に多いと判断し、博士(工学)の論文として価値あるものと認める。