

学位論文

Ge 系光電融合デバイスに向けた
界面エンジニアリングに関する研究

2024 年 3 月

石井 寛仁

目次

第一章 序論	1
1.1 半導体デバイスのこれまでとこれから	1
1.2 ゲルマニウム (Ge)	4
1.3 Ge 表面形成の特徴と課題	5
1.4 酸化膜/Ge の特徴と課題	7
1.5 金属/Ge 界面の特徴と課題	9
1.6 Ge の光デバイス応用	12
1.7 透明導電性酸化膜	14
1.8 本研究の目的, 新規性, 意義, および論文構成	16
第二章 HI/O ₂ プラズマを用いた Ge サイクリックド ライエッチング	27
2.1 実験方法	28
2.2 実験結果及び考察	30
2.2.1 HI プラズマによる GeO _x のエッチング	30

2.2.2 O ₂ プラズマによる GeO _x 再酸化の確認	35
2.2.3 HI/O ₂ プラズマによるサイクリックエッチングの検討	39
2.3 まとめ	42
第三章 Y₂O₃を使用した Ge MOSFET における界面 形成	45
3.1 <i>in-situ</i> プロセスの検討	46
3.1.1 実験装置	46
3.1.2 実験方法	49
3.1.3 実験結果および考察	50
3.1.4 まとめ	59
3.2 表面活性化プロセスによるミキシングの促進	60
3.2.1 実験方法	60
3.2.2 表面活性化プロセス	61
3.2.3 実験結果及び考察	62
3.2.4 まとめ	68

第四章 In_2O_3 系透明導電性酸化膜を用いた表面照射型 Ge 光デバイスの検討	73
4.1 実験方法.....	74
4.1.1 デバイス作製	74
4.1.2 光学測定系	75
4.2 実験結果および考察.....	76
4.2.1 TCO/Ge 界面の観察.....	76
4.2.2 TCO/Ge ダイオードの電気測定.....	80
4.2.3 TCO/Ge フォトダイオードの光応答測定	84
4.3 まとめ.....	90
第五章 総括	94
謝辞.....	101

第一章

序論

1.1 半導体デバイスのこれまでとこれから

半導体デバイスは、これまでの数十年間、情報技術、通信技術、エレクトロニクスなど多岐にわたる分野で中心的な役割を果たし、その進歩が我々の生活を豊かにしてきた。コンピュータやスマートフォンなどの情報処理デバイスが日常的に使用され、これにより情報の高速な処理や瞬時のコミュニケーションが可能になった。また、自動車のセンサや制御デバイスの進歩により、交通安全性が向上し、快適で安全な移動手段が提供されてきた。更には、エネルギー効率の向上により省エネルギーデバイスや再生可能エネルギーの発展が促進され、環境への負荷が軽減されている。これにより、持続可能な社会への移行が進む一翼を担っている。これから我が国が目指す未来社会としている **Society5.0** を実現する **IoT (Internet of things)**、人工知能、自動運転などに必要な情報処理はコンピュータの性能に強く依存している。コンピュータで扱うデータ量は近年爆発的に増大しており、今後もコンピュータに対する処理能力増大、消費電力低減の要求が拡大していくことは容易に想像できる。これは、情報技術がますます高度化し、エネルギー効率が求められる現代社会において重要な課題となっている。Fig. 1-1 に示すように、近年我が国において **IoT** 社会に向けた半導体産業復活のため大規模な戦略が国を挙げて練られているため、半導体デバイスの研究はますます需要を高めていくことが伺える [1]。

我が国半導体産業復活の基本戦略

- IoT用半導体生産基盤の緊急強化 (Step: 1)
- 日米連携による次世代半導体技術基盤 (Step: 2)
- グローバル連携による将来技術基盤 (Step: 3)

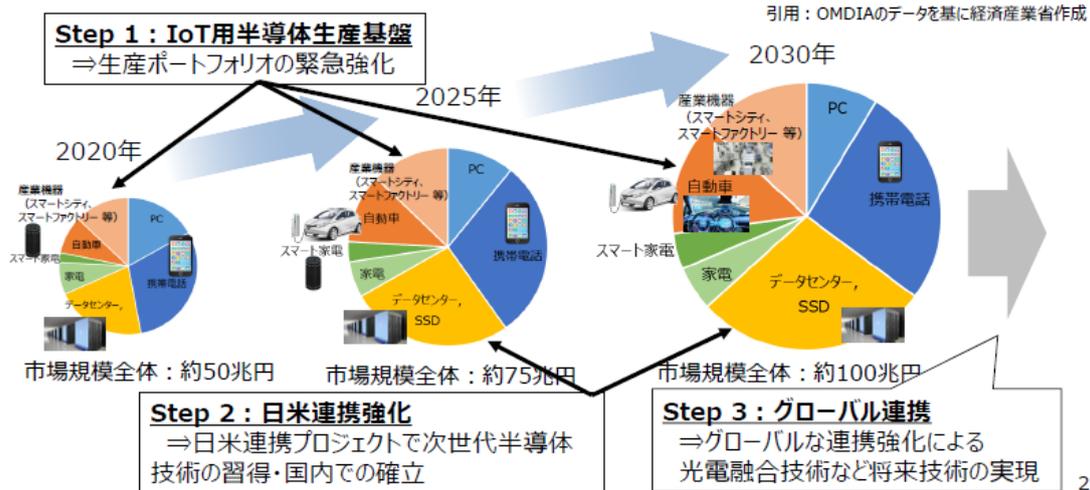


Fig. 1-1. 日本の半導体産業の基本戦略図 [1]

コンピュータの処理能力を左右している超大規模集積回路 (ULSI: Ultra large scale integrated circuit) の性能向上は、その基本素子である MOSFET (Metal-oxide-semiconductor field-effect transistor) の性能向上によって達成される。MOSFET は金属ゲート、絶縁酸化膜、および半導体から構成されている。動作としては、ゲートに電圧を印加することで、絶縁酸化物層を通して半導体内に電場が形成される。この電場により、半導体内の電子の移動が制御され、ソースからドレインへの電流が変化する。この電圧による電流の制御により、MOSFET は ON (導通) または OFF (遮断) の状態に遷移する。この特性により、MOSFET はデジタル信号を効果的に処理できる。MOSFET には主に n 型 (Negatively-doped) と p 型 (Positively-doped) の 2 つの種類があり、それぞれ異なる電圧条件で動作する。n-MOS (n 型 MOSFET) では、ゲートに正の電圧をかけると電流が流れやすくなり、p-MOS (p 型 MOSFET) ではゲートに負の電圧をかけると電流が流れやすくなる。1960 年代に初めて発明された MOSFET [2] は、その後の数十年にわたり、デジタル技術の中心的な要素として急速に発展した。当初、MOSFET は主に集積回路においてデジタルスイッチとして使用され、その高い信号対雑音比や信頼性により、半導体産業における基本的な構成要素として確立された。特に、Si (シリコン) を用いた MOSFET は、その優れた性能と信頼性から広く採用され、コ

ンピュータや通信機器など多くのアプリケーションにおいて主役の一つとなっている。MOSFET は、ゲート金属、絶縁性酸化膜、半導体の基本構造を維持しつつ、微細化や新たな素材の導入などにより、MOSFET の性能は進化を遂げてきた。しかし、時とともに物理的なチャンネルの縮小限界が浮き彫りになり、ムーアの法則に疑問符がつき始めた。これは、デバイスのサイズが小さくなると、電子のトンネリングや漏れなどの問題が顕在化し、伝統的なアプローチでは難しくなってきたためである [3]。Fig. 1-2 は MOSFET 構造の歴史と今後の展開が示されている。現在は 2 次元的なチャンネル構造の物理的縮小限界を問題为解决するために MOS 構造の三次元化や Si に代わる新材料の導入による MOSFET の性能向上に関する研究が日夜行われている [4]。

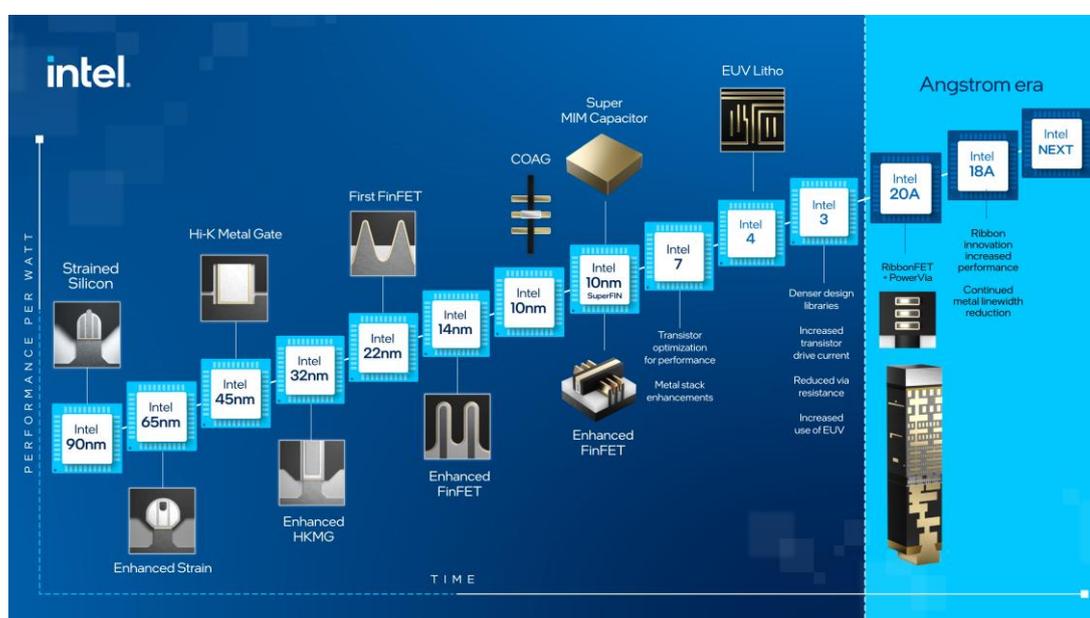


Fig. 1-2. MOSFET の進歩とこれから [4]

Si に代わるチャンネル材料として、注目されている半導体材料の物性値を Table. 1-1 に示す [5]。Ge は Si と同じIV族半導体であり、GaAs から InSb はIII-V族化合物半導体と呼ばれている。III-V族化合物半導体は非常に高い電子移動度が特徴的で、HEMT (High electron mobility transistor) などの超高速電子デバイスとして利用されている。しかしながら、III-V族化合物半導体は基板が高価なことや既存の Si プロセスに代わる新しい設備へのコストが大きな問題となっている。一方で、Ge は Si と同じIV族半導体であることから Si プロセスへの親和性が高く、これまで研究されてきた Si デバイスプロセス技術を適用することができる。また、電子および正孔移動度が共に Si よりも高いことから Si に代わる次世代高速

MOSFET のチャネル材料として有力候補である. さらには他の材料と比較して, 電子と正孔移動度のバランスが良く, p-MOS と n-MOS が作製できることから CMOS プロセスへの応用ができることも大きな利点であるといえる. 本研究では, この Ge に着目し Ge デバイスの性能向上のための研究を行った.

Tabale. 1-1. 主要な半導体材料の物性値 [5]

	Si	Ge	GaAs	InP	InAs	InSb
electron mob. (cm ² /Vs)	1600	3900	9200	5400	40000	77000
electron effective mass (m_0)	m_c : 0.19 m_c : 0.916	m_c : 0.082 m_c : 1.467	0.067	0.082	0.023	0.014
hole mob. (cm ² /Vs)	430	1900	400	200	500	850
Hole effective mass (m_0)	m_{HH} : 0.49 m_{LH} : 0.16	m_{HH} : 0.28 m_{LH} : 0.044	m_{HH} : 0.45 m_{LH} : 0.082	m_{HH} : 0.45 m_{LH} : 0.12	m_{HH} : 0.57 m_{LH} : 0.35	m_{HH} : 0.44 m_{LH} : 0.016
band gap (eV)	1.12	0.66	1.42	1.34	0.36	0.17
permittivity	11.8	16	12	12.6	14.8	17

1.2 ゲルマニウム (Ge)

Ge は 1886 年に Winkler によって発見され [6], 1947 年に Bardeen, Brattain, Shockley によって最初の Ge トランジスタが動作実証された [7]. 当時は Si の登場によって Ge の研究はやや下火になったが, 現在では, Si よりも高性能な Ge MOSFET は報告されている [8]. さらに, 平面型の MOSFET に限らず, 三次元的なチャネル構造を有する Ge MOSFET の研究が進んでいる. これまでに, 高性能 Fin FET [9], UTB (Ultra-thin body) FET [10, 11], GAA (Gate-all-around) FET [12] などが報告されており, 三次元チャネル構造の Ge デバイスプロセスの研究はこれからも多くの注目を集めることが伺える.

また, Ge は直接遷移半導体であるため, 光のエネルギーを効果的に吸収できる. これは光センシングや光通信の応用において優れた性能を発揮する. 加えて, Fig. 1-3 の光吸収係数の波長依存性から Ge は 1800 nm 程度まで高い光吸収性を有していることがわかる [13]. これは, Ge が 0.665 eV のバンドギャップを有していることから近赤外域の光に対してまで高い吸収性を有している. Ge は Si よりも広い光吸収範囲を持つため, Si フォトニクスにおける高感度近赤外域光

検出器として期待されている。

以上のことから、GeはSiと比べて光学的、電氣的に優れた特性を有している。しかしながら、Geはプロセス上様々な問題点が存在しているため、実際はSiよりもプロセス的に扱いにくい。以下の1-3から1-8章では、Geが形成する界面に関する問題点をいくつか挙げ、それぞれを克服するようなプロセス的、材料的なアプローチを述べる。

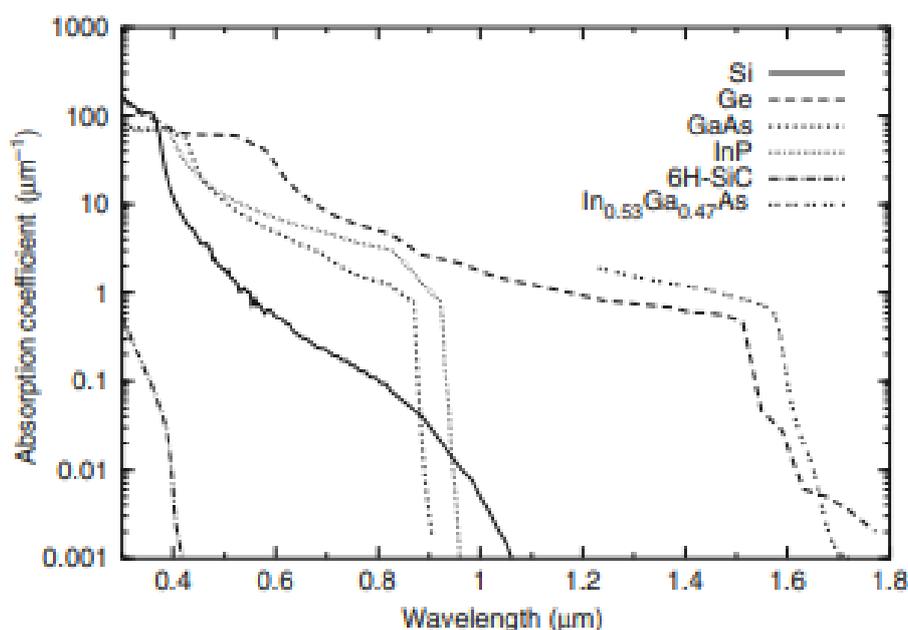


Fig. 1-3 様々な半導体材料の光吸収係数の波長依存性 [13]

1.3 Ge 表面形成の特徴と課題

Geの表面形成はデバイス内部の界面構造の良し悪しを決定する大きな要因の一つである。近年我々は、O₂プラズマによるGeドライ酸化とHClによるウェットエッチングを利用したDDE (Dozen digital etching) と呼ばれる表面形成手法を開発した [14, 15]。DDEのモデル図をFig. 1-4に示す。初めに、O₂プラズマによって露出したGe表面上に数原子層の酸化膜を形成させる。その後、プラズマ酸化された酸化膜はHClを用いて選択的にウェットエッチングされる。O₂プラズマ酸化が自己制限的な酸化であることから、1回のサイクルで決められた酸化膜厚を形成できる。このサイクルによって、Geの膜厚を数原子層レベルでエッチングすることが可能となる。そして、DDEを10回あるいはそれ以上繰り返すことで、表面粗さを非常に低く保ちながら、ナノメートルオーダーのGeチャ

ネル厚さを精密に制御することができる [14, 15]. 自己制限的なコンフォーマル酸化膜形成と室温での逐次的な選択的酸化膜エッチングにより, Ge の膜厚変動が低減され, 表面粗さが抑制される. その結果, DDE プロセスによるデバイス性能の向上も実証されている. しかしながら, ウェットプロセスでは, 毛細管力によって超微細チャンネルに損傷が生じる恐れが考えられる. そのため, Ge チャンネル形成のためには熱的バジェットが少なく完全な等方性を持つドライエッチングプロセスが望まれる.

最も一般的なドライエッチング技術の 1 つは反応性イオンエッチング (RIE: Reactive ion etching) であり, これは一般的に基板バイアスを印加することで連続的かつ異方的にエッチングする手法である. 一方で RIE は, DDE のようなサイクリックプロセスを用いた原子層エッチング (ALE: Atomic layer etching) にも使用される. 代表的な ALE プロセスは, ラジカルの吸着によってターゲット表面に反応層を形成し, イオンボンバードメントによって反応層のみを除去するステップを逐次的に行う手法である [16-18]. Ge の ALE は, ハロゲン化物吸着と Ar^+ イオンボンバードメントを周期的に利用することが報告されている [19]. しかし, イオンボンバードメントによる Ge 表面の物理的な損傷は避けられず, 表面粗さの増大や絶縁膜堆積後の界面に悪影響を及ぼす. さらには, GeCl_2 や GeBr_2 などのハロゲン化ゲルマニウムの脱離には高温プロセス ($> 400^\circ\text{C}$) が必要なことも大きな問題である [20, 21]. 特に塩素の場合, 異なる表面配向が優先的にエッチングされるため, 高温で GeCl_2 を除去した後に粗い Ge 表面が確認されたことが報告されている [20]. そのため, 低い熱的バジェットの常温ドライエッチングプロセスは, Ge ベースのデバイスにとって必要不可欠である.

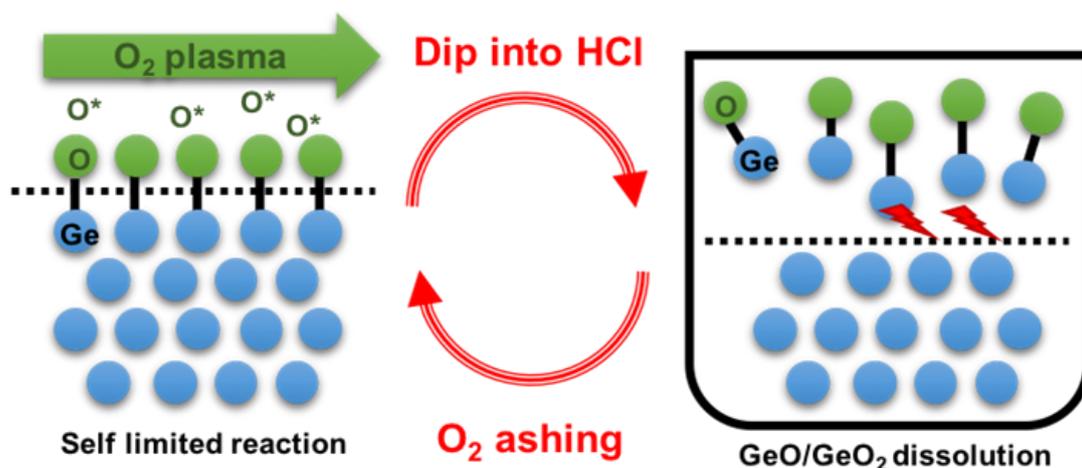


Fig. 1-4. DDE のモデル図

本研究では DDE のドライプロセス化において、Ge 酸化物の HCl ウェットエッチングの代替として、ヨウ化水素 (HI) プラズマを用いたドライエッチングに着目した。HI ガスは Fig. 1-5 に示すように他のハロゲンガスよりも比較的低い結合解離エネルギーを有している [22]。そのため、ハロゲン化物の中でもプラズマ中で容易に活性化することができ、Ge 表面のプラズマダメージを抑制することができる。HI プラズマを用いたドライエッチングは、III-V 化合物半導体 [23 - 25] や Si [22, 26] ですでに実証されている。しかし、HI プラズマを用いた Ge 酸化物のドライエッチングについてはまだ明らかにされていない。本研究では、室温における Ge 表面の HI プラズマ表面反応の効果を系統的に調べた。また、HI プラズマ処理と O₂ プラズマ処理を周期的に利用した Ge サイクリックドライエッチングの実行可能性も検証した。

Table I. Bond dissociation energies of the hydrogen halides.
($HX + e^- \rightarrow H^* + X^* + e^-$)

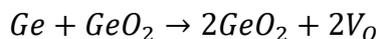
Halide	E [eV/molecule]
HF	5.91
HCl	4.47
HBr	3.80
HI	3.09

Fig. 1-5. ハロゲン系ガスの結合解離エネルギー [22]

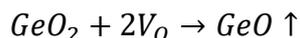
1.4 酸化膜/Ge の特徴と課題

Ge MOS 構造を作製する上で最も大きな問題とされているのが絶縁膜堆積時に形成される Ge 酸化物膜 (GeO_x) の存在である。これまで Si MOSFET の進展は、電氣的に安定で耐熱性に優れた SiO₂/Si という極めてシンプルなゲートスタック構造の存在による所が大きい。一方で、GeO_x は SiO₂ とは異なり熱的に不安定であり、膜形成後の熱プロセスにおける GeO の熱脱離によって GeO_x/Ge 界面の状態を劣化させ、チャンネルに対して様々な散乱要因を生むことで最終的にトランジスタの動作特性を劣化させてしまう [27 - 30]。GeO の熱脱離は SiO₂/Ge では起こらず、GeO₂/Ge の場合にのみ起こる現象である。さらに、酸素空孔が GeO₂/Ge

界面から GeO_2 表面まで拡散して GeO として脱離するメカニズムが報告されている [31]. GeO 熱脱離過程を化学式で表すと界面での反応は



となり、酸素空孔 V_o が生成される. 一方で、表面は



と界面から生成された酸素空孔から GeO が生成され、 GeO_2 表面から脱離する (Fig. 1-6) [31]. また、MOS 構造を作製する上でのゲート絶縁膜を堆積した際に界面層として形成された GeO_x/Ge 界面でも GeO の熱脱離は起こりうるため、熱的に不安定な Ge 酸化膜の形成を極力抑え、耐熱性の高い Ge MOS 構造が強く望まれている.

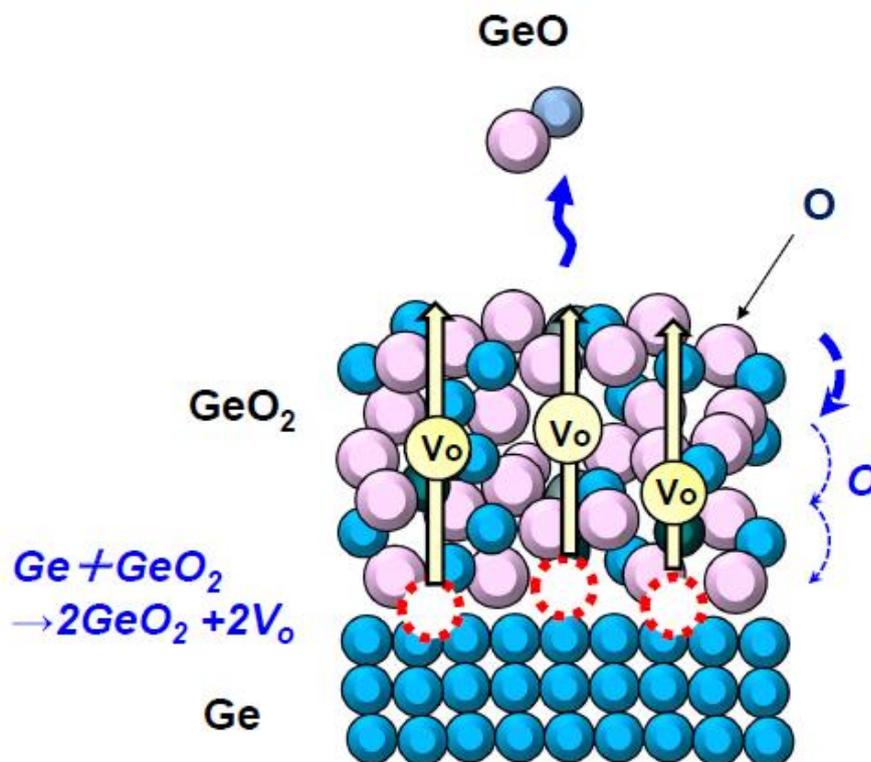


Fig. 1-6. GeO 熱脱離のモデル図 [31]

プロセス的に安定な Ge MOS 構造を作製する解決策の1つとして、 GeO_x に金

属をドーピングすることで酸化膜の安定性を向上させる手法がある．中でも 3 価の金属酸化膜と GeO_x の相性は良く，両者は非常に相互拡散しやすい．Al, Sc, Y などのドーピングによって GeO_x の耐水性の向上や酸化膜成長の抑制効果が報告されている [32]．これは，ドーピングされた 3 価の金属酸化膜が GeO_x 中で，O 原子を引き込みより高密度なネットワークを形成し [33]，酸素ポテンシャルが低下したためであると考えられている．つまり，3 価の金属酸化膜をドーピングすることによって，酸素雰囲気下での界面酸化膜の成長を抑制しながら， GeO の熱脱離を抑えられる．さらに，Ge 上に Y_2O_3 と GeO_2 を同時にスパッタした後の熱処理によって界面に Y ドープの GeO_x 層 (Y- GeO_x) を形成することで界面準位密度の極めて低いゲートスタック構造が実証されている [34]．本研究ではゲート絶縁膜としてこの Y_2O_3 を使用し， Y_2O_3 と GeO_x の相互拡散 (ミキシング) を促進させることで高い耐熱性と低い界面準位密度を持つ高品質な Ge MOS 構造の作製を目指した．

1.5 金属/Ge 界面の特徴と課題

金属/Ge 界面においても注意しなければならない問題が存在している．一般的な金属-半導体接合では，界面のバンドアライメントは真空準位の連続性によって決まり，金属/半導体界面に形成される電子のショットキー障壁高さは金属の仕事関数と半導体の電子親和力の差で求められる．またこの時，界面のショットキー障壁高さは仕事関数の変化に対応して変化する理想的なショットキー接合であり，Schottky-limit と呼ばれている [35]．対して，金属の仕事関数に依存せず，一定の高さのショットキー障壁高さを形成する接合を Bardeen-limit と呼ぶ．金属と n 型半導体のショットキー接合のエネルギーバンド図を Fig. 1-7 に示す． E_c は伝導帯下端， E_F はフェルミレベル， E_v は価電子帯上端を表している．図のように，価電子帯と伝導帯が上部に曲がることで電子のエネルギー的な壁になる．これにより，金属から半導体への電子の流れはエネルギー的に防がれ，半導体から金属への電子の流れは容易に起こる．このような片方のバイアスのみ電流が流れにくくなる作用を整流作用と呼ぶ．整流作用はダイオードの特徴的な効果である．

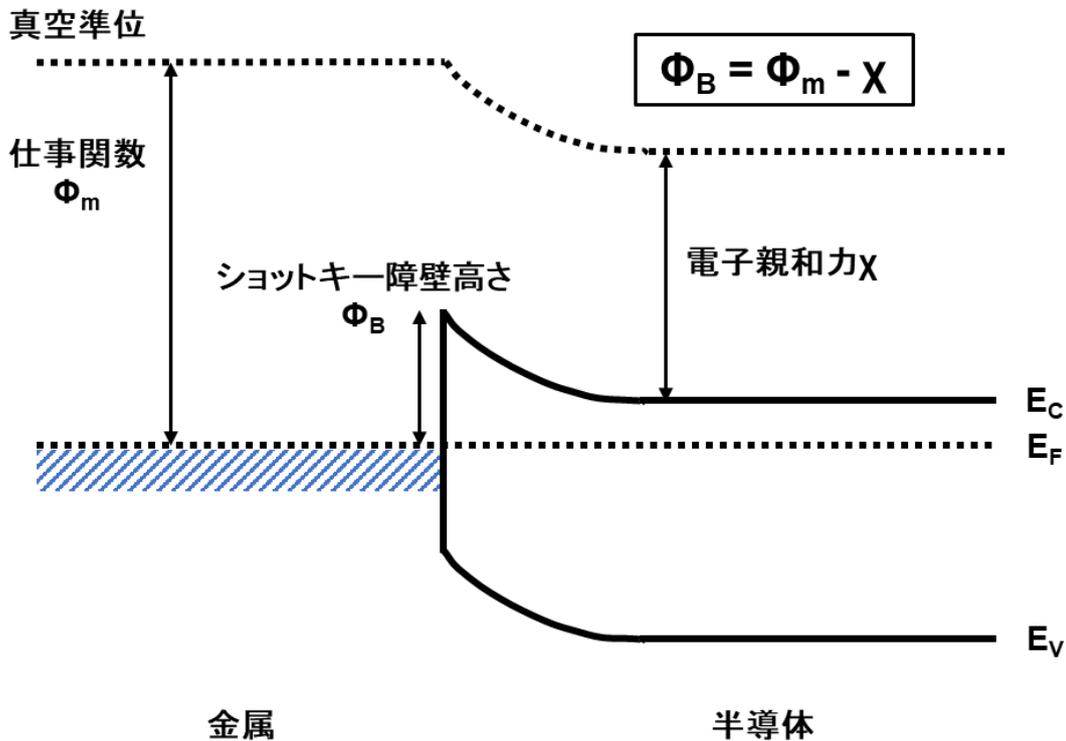


Fig. 1-7. ショットキー接合のモデル図

さらに、半導体側の界面準位を想定した場合、金属の仕事関数と金属/半導体界面のショットキー障壁高さは次のような関係で求めることができる [35].

$$\varphi_B = S(\varphi_m - \chi) + (1 - S)\varphi_{CNL}$$

$$S = \frac{\partial \varphi_B}{\partial \varphi_m} = \left(1 + \frac{1D\delta}{\varepsilon_i}\right)^{-1}$$

このとき、 φ_{CNL} は界面準位における電荷中性準位、 D は界面準位密度、 δ は半導体界面準位-金属に形成されるダイポール長、 ε_i はダイポール内の誘電率を表している。そして S は FLP (Fermi level pinning) の強さを示している。

Fig. 1-8 に Dimoulas らによって報告された金属/n-Ge 構造におけるショットキー障壁高さと仕事関数の関係を示す [36]. (a)が Schottky-limit を示す傾きであり、(b)が Bardeen-limit を示す傾きである。図から Ge は、非常に Bardeen-limit に近い状態であり、金属の仕事関数の変化に対応してショットキー障壁高さがほとんど変化しない。仕事関数の異なる金属を用いても、金属/n-Ge の場合はショッ

トキエー接合，金属/p-Ge の場合はオーミック接触が形成される．この現象は FLP と呼ばれ，金属/Ge 接合において致命的な問題となっている．FLP の原因に関しては様々なモデルが提唱されているが，Ge に関して言えば，最も有力なモデルは MIGS (Metal induced gap state) である [37]．MIGS は金属側から半導体中への波動関数の浸み出しによって，表面ポテンシャルが界面でピン止めされて動かなくなるという考えである．MIGS による FLP の強さは Fig. 1-9 で示すように， S と半導体材料の光学誘電率 ϵ_{∞} の関係性から，半導体のエネルギーバンドギャップが狭いほど強く作用することが報告されている [38]．このとき， A は Miedama の電気陰性度から求められた定数 ($=0.86$) であり [39,40]， S_x は上部の式の S と同じ FLP の強さを示している．したがって，Ge は様々な半導体材料の中でも特に MIGS の影響を受けやすいことがわかる．

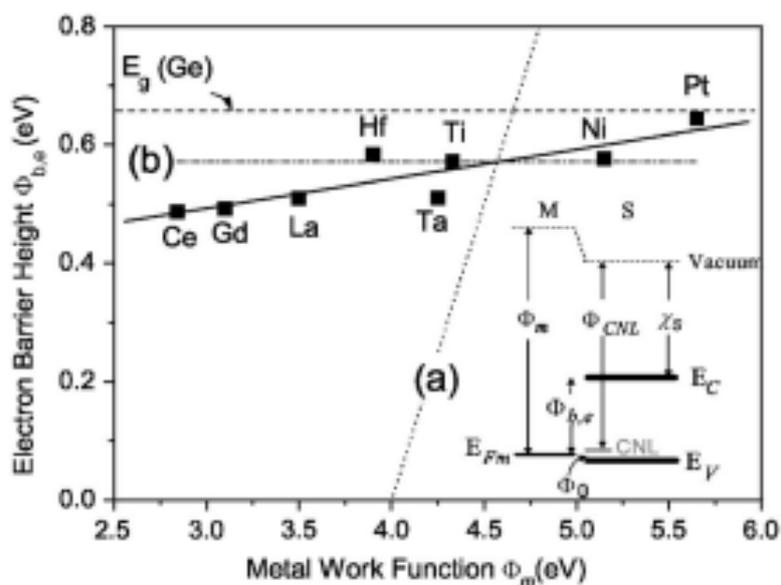


Fig. 1-8. 金属/n-Ge 構造におけるショットキー障壁高さと仕事関数の関係 [36]

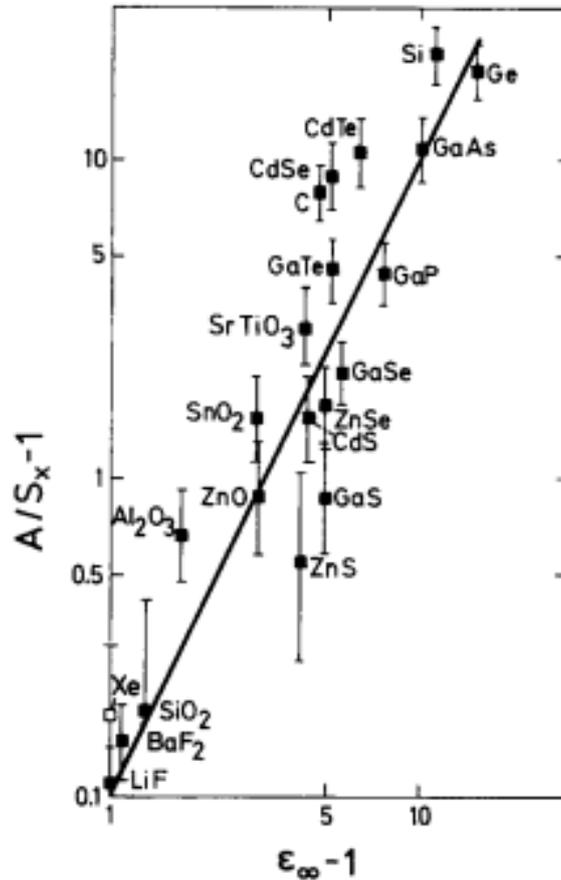


Fig. 1-9. FLP の強さと光学誘電率の関係 [38]

現在は、金属/Ge 界面に界面層として極薄の絶縁膜を挿入することで MIGS による波動関数の浸み出しを遮断し、FLP を緩和させる方法が報告されている [41, 42]. しかしながら、酸化膜を堆積させるプロセス上 GeO_x の形成は避けられないため、酸化膜/Ge 界面の問題についても並行して考慮しなければならない。したがって、金属または酸化膜界面設計の工夫が求められる Ge プロセスにおいて界面エンジニアリングの研究は必要不可欠なのである。

1.6 Ge の光デバイス応用

Ge は先ほど述べたように近赤外域の光に対する高い吸収性を持っており、近赤外域の光検出器としての応用が期待されている。近赤外域は、一般に 1.0 μm から 2.0 μm の波長帯のことを指し、網膜への安全性、散乱しにくさ、水の吸収、油の透過の 4 つの特徴を有している。したがって、人体への影響が少ないかつ

大気によって散乱されることなく利用できることから、近年では LiDAR (Light detection and ranging) や Night Vision などに応用されており [43, 44], 自動運転実現に不可欠な技術として注目されている. 加えて, 自動運転は遅延による事故を起こさないようリアルタイムの操作が必須であるため, センサの高感度化, 高速化が強く望まれている. また, 一般的なセンサチップは, Fig. 1-10 に示すように, センサを Si ROIC (Readout integrated circuit) 上に搭載した構造になっている [45]. そのため, 光をセンサ表面から照射する表面照射型の光検出器の研究が必要とされている.

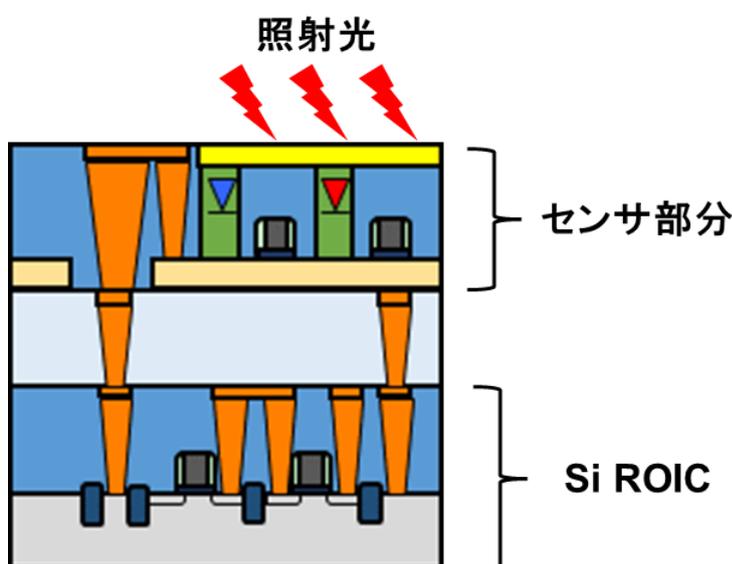


Fig. 1-10. 表面照射型光検出器を搭載したセンサチップ構造の構造例

本研究では, 表面照射型の近赤外域光検出器として Ge ショットキーフォトダイオードに着目した. ショットキーフォトダイオードは, 金属-半導体の簡単な構造で作製できること, また, 生成されたフォトキャリアがすぐに金属電極に取り込まれる構造になっていることから高速応答も期待できる. 実際に, Au/Ge ショットキーフォトダイオードの光応答は報告されており, ショットキー障壁高さが ~ 0.546 eV で波長 1550 nm の光を照射したときの感度が 0.27 A/W であったことが報告されている [46]. しかしながら, 報告例を含む一般的なショットキーフォトダイオードは高感度なデバイスを目指すうえでいくつかの課題が存在している. 1つ目は, 上部電極による照射光の反射によって感度が低下してしまうことである. そのため上部電極は数 nm ほど薄膜化しなければならないが, 薄膜化によってシート抵抗 R_s が増大してしまい, これも感度の低下を招いてしま

う。また、1.5 章で述べたように FLP も重要な懸念事項であり、材料選択的なアプローチが非常に重要となってくる。そこで本研究では、これらの問題を解決するために上部電極として In_2O_3 系の透明導電性酸化膜 (TCO: Transparent conductive oxide) に着目した。

1.7 透明導電性酸化膜

透明導電性酸化膜は、液晶ディスプレイ、有機 EL (Electro luminescence)、太陽電池などの表面金属として広く利用されている。現在最も利用されている透明導電性酸化膜は、 In_2O_3 に Sn を添加した ITO (Indium tin oxide) である [47 - 49]。ITO は Sn をヘビードープすることで高い電気伝導性を実現している。しかしながら、本研究では近赤外域光検出器の作製を目指しているため、キャリア密度の上昇によって近赤外域光の反射もしくは吸収を招くのは好ましくない。そのため、キャリア密度が比較的 low、近赤外領域で透過性の高い透明導電性酸化膜の選択が必要となる。そこで本研究では、 In_2O_3 に微量の H と Ce をドープした近赤外域透明導電性酸化膜を選択した (以降 TCO と呼ぶ)。

TCO の形成は 2 つのプロセスから成る。まず初めに、アモルファスの In_2O_3 を微量の水蒸気 (H_2O) や H_2 ガス雰囲気中で成膜する。成膜方法はスパッタリング法 [50, 51], RPD (Reactive plasma deposition) 法 [52], ALD (Atomic layer deposition) 法 [53, 54] などが挙げられる。その後、 $250\text{ }^\circ\text{C}$ 程度の熱処理により固相結晶化を施すことによって透明導電性酸化膜としての特性が得られる。TCO はキャリア密度を上げるために水素ドーパントや金属ドーパントを使用している縮退半導体である。水素ドーパントは、水素原子が In_2O_3 膜中の単電荷ドナーとして機能する。さらに、 In_2O_3 膜中の欠陥を終端し結晶核の生成を阻害するため、固相結晶化熱処理後の粒界が大きくなり、非常に高い移動度を示す [51, 54, 55]。Fig. 1-11 に様々なドーパントを使用した透明導電性酸化膜のキャリア密度と移動度の関係性を示す [56]。UID は unintentionally doped の略であり、金属がドーピングされていない In_2O_3 膜の特性を指す。また、破線は透明導電性酸化膜の抵抗率を示している。水素をドープした In_2O_3 膜は ITO と比較して、 $3 \times 10^{-4} \Omega\text{cm}$ の低い抵抗率を持ちながら、 $100\text{ cm}^2/\text{Vs}$ 以上の非常に高いホール移動度を示し、なおかつ低いキャリア密度を実現していることがわかる。

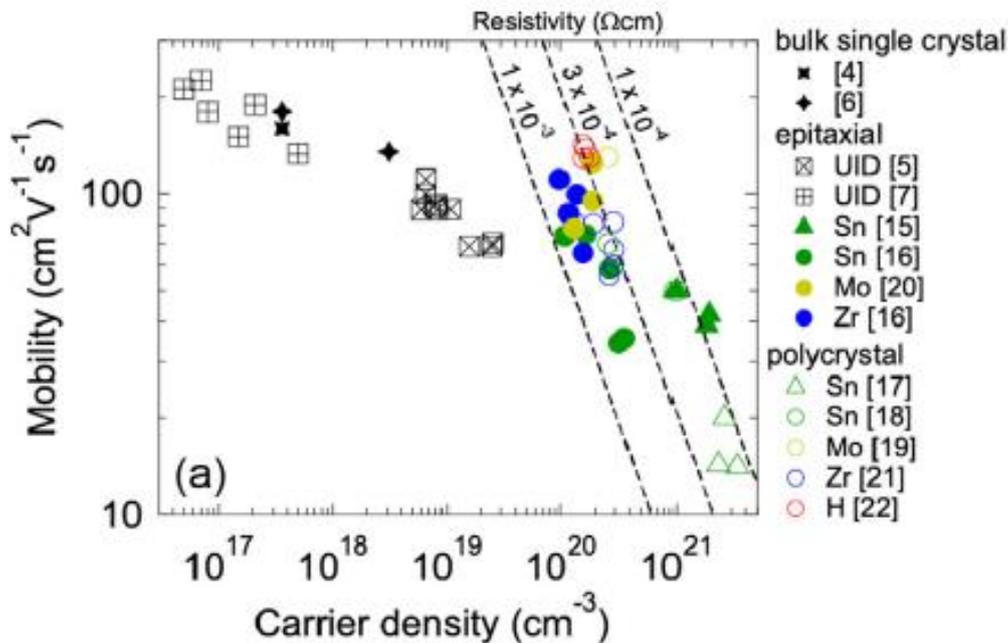


Fig. 1-11. 様々な透明導電性酸化膜のキャリア密度とホール移動度の関係
[56]

また、本研究ではCeも金属ドーパントとして使用した。Ceは In_2O_3 中で3つの役割を果たす。1つ目は、Ceは4価、Inは3価の金属なので In_2O_3 膜中に入ったCeは単電荷のドナーとして機能する。2つ目は、イオン化した Ce^{4+} (0.101 nm)のイオン半径が In^{3+} と同程度の値 (0.094 nm) であることから、ドーパントサイト近傍での歪みを緩和することができる [57-59]。最後は、酸素空孔を減らし結晶性を向上させる。これは、 CeO_2 の標準生成エンタルピーが In_2O_3 よりも大きいことに起因していると言われている。H, CeをドーピングしたTCO膜の移動度は $150 \text{ cm}^2/\text{Vs}$ 程度と様々な透明導電性酸化膜の中でも高い移動度を有している (Fig. 1-12) [60]。さらに、Fig. 1-12に各種透明導電性酸化膜の透過率と反射率の波長依存性を示す [61]がTCO、黒線がITOを示している。図より、TCOは近赤外域の波長帯においてITOよりも高い透過率を有していることが明瞭にわかる。これはキャリア密度の低減化によって自由キャリア吸収が減少したことに起因していると考えられている。Geの吸収波長帯は800 – 1800 nm程度であることから、TCOの透過率はGeの吸収波長帯を網羅していることがわかる。したがって、表面照射型のGeショットキーフォトダイオードの上部電極として、TCO膜を使用することによって、TCOの近赤外域の透過性から感度を担保しつつ、TCOを厚く堆積することによってシート抵抗 R_s の低減化も狙える。さらに、TCOの主成分である In_2O_3 は3価の導電性酸化膜であり、Geとの相性も非常に良く、

ミキシングによって良好な界面形成が期待できる。

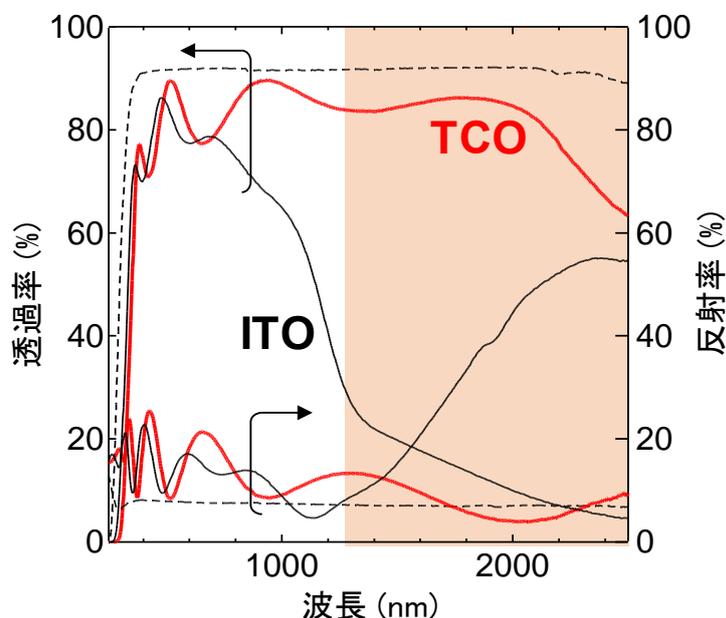


Fig. 1-12. TCO と ITO の透過率と反射率の波長依存性 [61]

1.8 本研究の目的, 新規性, 意義, および論文構成

前述のように, Ge は高い移動度や通信波長帯における高い感度から Si に代わる材料として高速電子デバイスと光検出デバイスの両方で応用が期待されている. 一方で, Ge は GeO_x の界面欠陥やプロセス的な脆弱性から, 金属や絶縁膜との半導体 Ge 界面の安定性に大きな課題がある. 本研究は, 新たな Ge 表面形成技術, 3 価の導電性酸化膜と Ge の界面エンジニアリングで, デバイス性能を左右する Ge 界面特性の質的向上を目指した. Ge 表面形成技術では, Ge の原子層レベルでの終端とエッチングを目指して新たにヨウ化水素 (HI) プラズマと O_2 プラズマを用いた周期的表面処理方法を開発し, 表面構造の解析からその有効性を検証した (第二章). HI ウェット処理による Ge の表面解析は既に報告されており, 他のハロゲン系溶液よりも高い酸化耐性を持つことが知られている. しかしながら, 本研究で試みた HI プラズマを用いた Ge の表面解析はこれまでに報告されておらず, HI プラズマ処理後の Ge 表面結合状態やその後の O_2 プラズマとの反応について, 新規性の高い研究成果を得られることができた. 絶縁性酸化膜/Ge 界面では high-k 材料である Y_2O_3 を選択し, MOS 構造や MOSFET における界面形成技術の確立とデバイス特性への影響について研究を行った (第三

章). $\text{Y}_2\text{O}_3/\text{Ge}$ は高温の熱処理によって界面層に Y-GeO_x を形成することで界面準位密度の低減と耐熱性の向上が既に報告されており, Ge MOSFET で用いるゲート絶縁膜として有望視されている. 本研究ではより低い界面準位密度を目指し, 界面層の反応を促進させるプロセスを開発することで, 独創性の高い研究成果が得られた. 導電性酸化膜/ Ge 界面では, 透明導電膜と知られる In_2O_3 を上部電極とした表面照射型 Ge 光検出デバイスの高性能化を目標として研究を実施した (第四章). 太陽電池の上部セルとして使用されていた近赤外域透明導電性酸化膜電極を近赤外域に対して高い吸収性をもつ Ge と組み合わせた表面照射型光検出デバイスを作製および評価を試みたのは本研究が初であり, 透明導電性酸化膜と Ge の界面形成過程の議論は, 今後の表面照射型 Ge 光デバイスを作製するうえで重要な要素であることが明らかになった.

これから情報化社会が進み, デバイスの高性能化が求められていく上で, Si の代替材料として Ge に大きな関心が寄せられていくことはそう遠くない未来で起こりうる. したがって, Ge の界面形成エンジニアリングに関する新たな知見の創出と, Ge を用いた電子デバイスおよび光デバイスの発展への寄与が, 本研究の意義である.

本論文における以降の章構成とその概略を以下に示す.

第二章 HI/O_2 プラズマを用いた Ge サイクリックエッチングの検討

この章では, Ge 表面の新たな形成手法として, ハロゲン系ガスである HI プラズマによる Ge 表面の原子層終端と O_2 プラズマを用いた終端原子の離脱および酸化プロセスを Ge 表面の結合状態の解析から試みる.

第三章 Y_2O_3 を使用した Ge MOSFET における界面形成

この章では, 3 価導電性酸化膜として Y_2O_3 を選択し, 良好な界面特性をもつ Ge MOS 構造の作製を目的として実験を行った. また Y_2O_3 の使用に加え, Y_2O_3 と GeO_x のミキシングを促進させるために基板活性化プロセスや MOS 構造を *in-situ* で形成する *in-situ* プロセスを導入することで界面準位密度の低減から良好な界面形成を試みる.

第四章 In_2O_3 系透明導電性酸化膜を用いた表面照射型 Ge 光デバイスの検討

第 3 章では, 3 価導電性酸化膜として In_2O_3 を選択し, H をドープした In_2O_3 膜を使用した TCO/Ge 界面における界面形成メカニズムについての議論をする. また, TCO 膜を上部電極として使用した TCO/Ge ショットキーフォトダイオードを作製し, 広帯域かつ高感度な近赤外域光検出器の実証を目的として研究を行った.

第5章 総括

各章の内容, および得られた知見について総括する.

参考文献

- [1] 経済産業省, 次世代半導体の設計・製造基盤確立に向けて, (2022).
URL: <https://www.meti.go.jp/press/2022/11/20221111004/20221111004-1.pdf>
- [2] W. S. Gorton, The Genesis of Transistor, *Proc. IEEE* 86 (1998) 50-52.
DOI: 10.1109/JPROC.1998.658758
- [3] Jesús A. del Alamo, Nanometre-scale electronics with III-V compound semiconductor, *Nature* 479 (2011) 317–323.
DOI: 10.1038/nature10677
- [4] A. Kelleher, Moore’s Law – Now and in the Future, Intel Newsroom (2022).
URL: <https://www.intel.com/content/www/us/en/newsroom/opinion/moore-law-now-and-in-the-future.html#gs.lmogal>
- [5] S. Takagi, T. Irisawa, T. Tezuka, T. Murata, S. Nakaharai, N. Hirashita, Y. Moriyama, K. Usuda, E. Toyoda, S. Dissanayake, M. Shichijo, R. Nakane, S. Sugahara, M. Takenaka, and N. Sugiyama, Carrier-Transport-Enhanced Channel CMOS for Improved Power Consumption and Performance, *IEEE Transactions on Electron Devices* 55 (2008) 21-39.
DOI: 10.1109/TED.2007.911034
- [6] E. E. Haller, Germanium: From its discovery to SiGe devices, *Mater. Sci. Semicond. Process.* 9 (2006) 408-422.
DOI: 10.1016/j.mssp.2006.08.063
- [7] M. Riordan, L. Hoddeson, and C. Herring, The invention of the transistor, *Rev. Mod. Phys.* 71 (1999) S336-S345.
DOI: 10.1103/RevModPhys.71.S336
- [8] C. H. Lee, T. Nishimura, M. Saido, K. Nagashio, K. Kita, and A. Toriumi, Record-high electron mobility in Ge n-MOSFETs exceeding Si university, *IEDM* 457 (2009) 457-460.
DOI: 10.1109/IEDM.2009.5424323
- [9] M. -S. Yeh, G. -L. Luo, F. -J. Hou, P. -J. Sung, C. J. Wang, C. -J. Su, C. -T. WU, Y. -

C. Huang, T. -C. Hong, B. -Y. Chen, K. -M. Chen, Y. -C. WU, M. Izawa, M. Miura, M. Morimoto, H. Ishimura, Y. -J. Lee, W. -F. Wu, and W. -K. Yeh, Ge FinFET CMOS Inverters With Improved Channel Surface Roughness by Using In-Situ ALD Digital O₃ Treatment, *IEEE Journal of the Electron Device Society*, 6 (2028) 1227-1232.

DOI: 10.1109/JEDS.2018.2878929

[10] T. Maeda, W. H. Chang, T. Irisawa, H. Ishii, H. Hattori, A. Poborchii, Y. Kurashima, H. Takagi, and N. Uchida, Advanced germanium layer transfer for ultra thin body on insulator structure, *Appl. Phys. Lett.* 109 (2016) 262104-1-5.

DOI: 10.1063/1.4973405

[11] W. H. Chang, H. Ishii, H. Hattori, H. Ota, H. Takagi, Y. Kurashima, N. Yuchida, and Tatsuro Maeda, First Experimental Observation of Channel Thickness Scaling Induced Electron Mobility Enhancement in UTB-GeOI nMOSFETs, *IEEE Transactions on Electron Devices* 64 (2017) 4615-4621.

DOI: 10.1109/TED.2017.2756061

[12] Y. -J. Lee, G. -L. Luo, F. -J. Hou, M. -C. Chen, C. -C. Yang, C. -H. Shen, W. -F. Wu, J. M. Shieh, and W. -K. Yeh, Ge GAA FETs and TMD FinFETs for the applications Beyond Si -A Review, *IEEE Journal of the Electron Device Society* 4 (2016) 286-293.

DOI: 10.1109/JEDS.2016.2590580

[13] H. Zimmermann, Integrated Silicon Opto-electronics. (Springer Berlin, 2009).

[14] W. H. Chang, T. Irisawa, H. Ishii, H. Hattori, N. Uchida and T. Maeda, Significant Performance Enhancement of UTB GeOI pMOSFETs by Advanced Channel Formation Technologies, Symp. VLSI Technol. (2018) 191.

DOI: 10.1109/VLSIT.2018.8510664

[15] W. H. Chang, T. Irisawa, W. Mizubayashi, H. Ishii, T. Maeda, Performance and reliability improvement in Ge(100) nMOSFETs through channel flattening process, *Solid State Electronics*, (2022) 169, 107816-1-4.

DOI: 10.1016/j.sse.2020.107816

[16] K. Ishikawa, K. Karahashi, T. Ichiki, J. P. Chang, S. M. George, W. M. M. Kessels, H. J. Lee, S. Tinnck, J. H. Um and K. Kinoshita, Progress and prospects in nanoscale dry

processes: How can we control atomic layer reactions?, *Jpn. J. Appl. Phys.* 56 (2017) 06HA02-1-13.

DOI: 10.7567/JJAP.56.06HA02

[17] T. Matsuura, J. Murota, Y. Sawada and T. Ohmi, Self-limited layer-by-layer etching of Si by alternated chlorine adsorption and Ar⁺ ion irradiation, *Appl. Phys. Lett.* 63 (1993) 2803.

DOI: 10.1063/1.110340

[18] M. Hasegawa, T. Tsutsumi, A. Tanide, S. Nakamura, H. Kondo, K. Ishikawa, M. Sekine and M. Hori, In situ surface analysis of an ion-energy-dependent chlorination layer on GaN during cyclic etching using Ar⁺ ions and Cl radicals, *J. Vac. Sci. Technol.* 38 (2020) 042602.

DOI: 10.1116/6.0000124

[19] T. Sugiyama, T. Matsuura and J. Murota, Atomic-layer etching of Ge using an ultraclean ECR plasma, *Appl. Surf. Sci.*, 112, (1997) 187-190.

DOI: 10.1016/S0169-4332(96)01026-4

[20] K. Ikeda, S. Imai, and M. Matsumura, Atomic layer etching of germanium, *Appl. Surf. Sci.*, 112, (1997) 87.

DOI: 10.1016/S0169-4332(96)00995-6

[21] S. M. Cohen, T. I. Hukka, Y. L. Yang and M. P. D'Evelyn, Hydrogen-halogen chemistry on semiconductor surfaces, *Thin Solid Films*, 225, (1993) 155-159.

DOI: :10.1016/0040-6090(93)90146-G

[22] W. E. Frank and T. Chabert, Dry Etching of Single-Crystal Silicon Trench in Hydrogen Iodide Containing Plasmas, *J. Electrochem. Soc.*, 140, (1993) 490.

DOI: 10.1149/1.2221074

[23] T. Ide, J. Hashimoto, K. Nozaki, E. Mizuta and T. Baba, InP Etching by HI-Xe Inductively Coupled Plasma for Photonic-Crystal Device Fabrication, *Jpn. J. Appl. Phys.*, 45, (2006) L102.

DOI: 10.1143/JJAP.45.L102

- [24] A. Matsutani, H. Ohtsuki and F. Koyama, Low-Temperature Dry Etching of InP by Inductively Coupled Plasma Using HI/Cl₂, *Jpn. J. Appl. Phys.*, 42, (2003) L1414.
DOI: 10.1143/JJAP.42.L1414
- [25] S. J. Pearton, U. K. Chakrabarti, W. S. Hobson, C. R. Abernathy, A. Katz, F. Ren, T. R. Fullowan and A. P. Perley, Hydrogen Iodide-Based Dry Etching of GaAs, InP, and Related Compounds, *J. Electrochem. Soc.*, 139, (1992) 1763.
DOI: 10.1149/1.2069491
- [26] H. H. Richter, M. A. Aminpur, H. B. Erzgräber, A. Wolff, D. Krüger, A. Dehoff and M. Reetz, Silicon Dry Etching in Hydrogen Iodide Plasmas: Surface Diagnostics and Technological Applications, *Jpn. J. Appl. Phys.*, 36, (1997) 4849-4853.
DOI: 10.1143/JJAP.36.4849
- [27] K. Kita, S. K. Wang, M. Yoshida, C. H. Lee, K. Nagashio, T. Nishimura, and A. Toriumi, Comprehensive Study of GeO₂ Oxidation, GeO Desorption and GeO₂-Metal Interaction- Understanding of Ge Processing Kinetics for Perfect Interface Control -, *IEDM* (2009) 693-696.
DOI: 10.1109/IEDM.2009.5424243
- [28] T. Maeda, T. Yasuda, M. Nishizawa, N. Miyata, Y. Morita, S. Takagi, Pure germanium nitride formation by atomic nitrogen radicals for application to Ge metal-semiconductor structures, *J. Appl. Phys.* 100 (2006) 014101-1-7.
DOI: 10.1063/1.2206395
- [29] S. K. Wang, H. -G. Liu, A. Toriumi, Kinetic study of GeO disproportionation into a GeO₂/Ge system using x-ray photoelectron spectroscopy, *Appl. Phys. Lett.* 101 (2012) 0619070-1-4.
DOI: 10.1063/1.4738892
- [30] X. Wang, T. Nishimura, T. Yajima, and A. Toriumi, Thermal oxidation kinetics of germanium, *Appl. Phys. Lett.* 111 (2017) 052101-1-4.
DOI: 10.1063/1.4997298
- [31] A. Toriumi, and T. Nishimura, Germanium COMS potential from material and process perspectives: Bemore positive about germanium, *Jpn. J. Appl. Phys.* 57 (2018)

010101-1-44.

DOI: 10.7567/JJAP.57.010101

[32] C. Lu, C. H. Lee, W. Zhang, T. Nishimura, K. Nagashio, A. Toriumi, Enhancement of thermal stability and water resistance in yttrium-doped GeO₂/Ge gate stack, *Appl. Phys. Lett.* 104 (2014) 092909-1-4.

DOI: 10.1063/1.4868032

[33] H. Li, J. Robertson, and Y. Okuno, Effect of metal additions to quality on Ge/GeO₂ interfaces, *J. Appl. Phys.* 120 (2016) 134101-1-8.

DOI: 10.1063/1.4963751

[34] C. Lu, C. H. Lee, W. Zhang, T. Nishimura, K. Nagashio, and A. Toriumi, Structural and thermodynamic consideration of metal oxide doped GeO₂ for gate stack formation on germanium, *J. Appl. Phys.* 116 (2014) 174103-1-8.

DOI: 10.1063/1.4901205

[35] A. M. Cowley, and S. M. Sze, Surface states and barrier height of metal-semiconductor systems, *J. App. Phys.* 36 (1965) 3212-3220.

DOI: 10.1063/1.1702952

[36] A. Dimoulas, P. Tsipas, A. Sotiropoulos, and E. K. Evangelou, Fermi-level pinning and charge neutrality level in germanium, *Appl. Phys. Lett.* 89 (2008) 252110-1-3.

DOI: 10.1063/1.2410241

[37] V. Heine, Theory of Surface States, *Phys. Rev.* 138 (1965) A1689-A1696.

DOI: 10.1103/PhysRev.138.A1689

[38] W. Mönch, Chemical trends of barrier heights in metal-semiconductor contacts: on the theory of the slope parameter, *Appl. Sur. Sci.* 92 (1996) 367-371.

DOI: 10.1016/0169-4332(95)00257-X

[39] A. R. Miedema, F. R. de Boer, and P. F. de Chatel, Empirical description of the role of electronegativity in alloy formation, *J. Phys. F* 3 (1973) 1558-1577.

DOI: 10.1088/0305-4608/3/8/012

- [40] A. R. Miedema, P. F. de Châtel, and F. R. de Boer, Cohesion in alloys – fundamentals of a semi-empirical model, *Physica B+ c* 100 (1980) 1-28.
DOI: 10.1016/0378-4363(80)90054-6
- [41] Y. Zhou, M. Ogawa, X. Han, and K. L. Wang, Alleviation of Fermi-level pinning effect on metal/germanium interface by insertion of an ultrathin aluminum oxide, *Appl. Phys. Lett.* 93 (2008) 202105-1-3.
DOI: 10.1063/1.3028343
- [42] T. Nishimura, Understanding and Controlling Band Alignment at the Metal/Germanium Interface for Future Electric Devices, *Electronics* 11 (2022) 2419-1-21.
DOI: 10.3390/electronics11152419
- [43] K. Kuzmenko, P. Vines, A. Halimi, R. J. Collins, A. Maccarone, A. McCarthy, Z. M. Greener, J. Kirdoda, D. C. S. Dumas, L. F. Llin, M. M. Mirza, R. W. Millar, D. J. Paul, and G. S. Buller, 3D LIDAR imaging using Ge-on-Si single-photon avalanche diode detectors, *Opt. Express* 28 (2020) 1330-1344.
DOI: 10.1364/OE.383243
- [44] J. E. Källhammer, The road ahead for car night-vision, *Nature Photonics* 5 (2006) 12-13.
DOI: 10.1038/nphoton.2006.5
- [45] 大池祐輔. "イメージセンサの 3 次元積層技術とアーキテクチャの進化." 電子情報通信学会 基礎・境界ソサイエティ *Fundamentals Review* 15.1 (2021) 5-15.
- [46] Z. Khurelbaatar, Y. H. Kil, H. K. Lee, J. H. Yang, S. Kang, T. S. Kim, and K. H. Shim, A Comparative Study of IR Ge Photodiodes with a Schottky Barrier Contact and Metal-Semiconductor-Metal Structure, *Journal of the Korean Physical Society* 65 (2014) 2100-2106.
DOI: 10.3938/jkps.65.2100
- [47] T. Mizrah and D. Adler, Operation of ITO/Si heterojunction solar cells, *Appl. Phys. Lett.* 29 (1976) 682-684.
DOI: 10.1063/1.88901

[48] J. -H. Yun, M. D. Kumar, Y. C. Park, H. -S. Kim, and J. Kim, High performing ITO/Ge heterojunction photodetector for broad wavelength detection, *J. Mater. Sci: Mater. Electron* 26 (2015) 6099-6106.
DOI 10.1007/s10854-015-3188-8

[49] P. P. Manik, and S. Lodha, Contacts on n-type germanium using variably doped zinc oxide and highly doped indium tin oxide interfacial layers, *Appl. Phys. Express* 8 (2015) 052302-1-4.
DOI: 10.7567/APEX.8.051302

[50] T. Koida, H. Fujiwara, and M. Kondo, Reduction of optical loss in hydrogenated amorphous silicon/crystalline silicon heterojunction solar cells by high-mobility hydrogen-doped In₂O₃ transparent conductive oxide, *Appl. Phys. Express* 1 (2008) 041501-1-3.
DOI: 10.1143/APEX.1.041501

[51] T. Koida, M. Kondo, K. Tsutsumi, A. Sakaguchi, M. Suzuki, and H. Fujiwara, Hydrogen-doped In₂O₃ transparent conducting oxide films prepared by solid-phase crystallization method, *J. Appl. Phys.* 107 (2010) 033514-1-11.
DOI: 10.1063/1.3284960

[52] T. Koida, Y. Ueno, and H. Shibata, In₂O₃-based transparent conducting oxide films with high electron mobility fabricated at low process temperatures, *Phys. Status Solidi A* 215 (2018) 1700506-1-14.
DOI: 10.1002/pssa.201700506

[53] J. Keller, A. Aijaz, F. Gustavsson, T. Kubart, L. Stolt, M. Edoff, and T. Törndahl, Direct comparison of atomic layer deposition and sputtering of In₂O₃:H used as transparent conductive oxide layer in CuIn_{1-x}Ga_xSe₂ thin film solar cells, *Sol. Energy Mater. Sol. Cells* 157 (2016) 757-764.
DOI: 10.1016/j.solmat.2016.07.012.

[54] B. Macco, M.A. Verheijen, L.E. Black, B. Barcones, J. Melskens, and W.M.M. Kessels, On the solid phase crystallization of In₂O₃:H transparent conductive oxide films prepared by atomic layer deposition, *J. Appl. Phys.* 120 (2016) 085314-1-8.

DOI: 10.1063/1.4962008.

[55] T. Koida, H. Fujiwara, M. Kondo, Hydrogen-doped In_2O_3 as High-mobility Transparent Conductive Oxide, *Jpn. J. Appl. Phys.* 48 (2007) L685-L685.

DOI: 10.1143/JJAP.46.L685

[56] T. Koida, Amorphous and crystalline In_2O_3 -based transparent conducting films for photovoltaics, *Phys. Status Solidi A* 214 (2017) 1600464-1-15.

DOI: 10.1002/pssa.201600464

[57] E. Kobayashi, Y. Watanabe, and T. Yamamoto, High-mobility transparent conductive thin films of cerium-doped hydrogenated indium oxide, *Appl. Phys. Lett.* 8 (2015) 015505-1-3.

DOI: 10.7567/APEX.8.015505

[58] R. D. Shannon, Revised Effective Ionic Radii and Systematic Studies of Interatomic distances in halides and chalcogenides, *Acta Cryst.* A32 (1976) 751-767.

DOI: 10.1107/S0567739476001551

[59] L. Tutsch, H. Sai, T. Matsui, M. Bivour, M. Hermle, and T. Koida, The sputter deposition of broadband transparent and highly conductive cerium and hydrogen co-doped indium oxide and its transfer to silicon heterojunction solar cells, *Prog Photovolt Res Appl.* 29 (2021) 835-845.

DOI: 10.1002/pip.3388

[60] T. Koida, Y. Ueno, J. Nishinaga, Y. Kamikawa, H. Higuchi, M. Iioka, H. Takahashi, H. Shibata, and S. Niki, Current status of transparent conducting oxide layers with high electron mobility and their application in $\text{Cu}(\text{In,Ga})\text{Se}_2$ mini-modules, *Thin Solid Films* 673 (2019) 26-33.

DOI: 10.1016/j.tsf.2019.01.024

[61] 鯉田崇, AIST 太陽光発電研究成果報告会, (2019).

第二章

HI/O₂プラズマを用いた Ge

サイクリックドライエッチング

本章では、まず HI プラズマが GeO_x を除去可能であるか調査した。その後、逐次的に O₂ プラズマを施し、HI プラズマによって終端化された Ge 表面が再酸化されるかを確認した。最後に、HI/O₂ の周期的なドライエッチングから原子層レベルでの終端化およびエッチング実用化の可能性を検討した。

2.1 実験方法

実験には、抵抗率 $0.05 - 0.07 \Omega\text{cm}$ の n 型 Ge (100) 基板を使用した。Ge の表面形成には Fig. 2-1 に示すように、ICP-RIE (Inductively coupled plasma reactive ion etching) 装置を用いてリモートプラズマ処理を行った。プラズマ処理は、ロードロックチャンバーとアルミニウム製のプロセスチャンバーを備えた市販の 6 インチ ICP-RIE 装置 (ULVAC NE-500) を改造した装置を使用した。誘導コイルのサイズは直径約 35 cm で、プロセスチャンバーの上部に設置した。HI ガスと O_2 ガスは、誘導コイル近傍の側壁にあるガス導入口からプロセスチャンバーに供給された。圧力計は、プロセスチャンバーの排気口付近に設置されている。表面前処理を施していない Ge 基板は表面を上部に向けた状態で ICP-RIE のプロセスチャンバーに移し、HI リモートプラズマを発生させることで表面処理を行った。HI プラズマ生成のためのプラズマパワーは 50 - 300 W の範囲で変化させ、チャンバー圧力は 1 Pa, HI 流量は 30 sccm とした。HI プラズマによる Ge 表面のダメージを低減するため、プラズマ処理中は試料にバイアス電圧を印加せず、HI プラズマで生成された活性種が Ge 表面に拡散し反応するようにした。HI プラズマの発光を ICP-RIE プロセスチャンバーの側壁に設置したビューポートで観察したところ、HI プラズマの色は薄い黄色であった。HI プラズマ処理した Ge 表面の再酸化は、チャンバー内に残存する HI ガスを約 2 分間排気した後、同チャンバー内に O_2 ガスを 50 sccm の流量で導入した。その後、チャンバー圧力を 0.5 Pa に保ちながらプラズマパワー 500 W で O_2 プラズマを発生させた。最後に、 O_2 プラズマ処理した Ge 表面に対して HI プラズマ処理を行い、HI プラズマと O_2 プラズマの周期的な処理を利用した Ge サイクリックドライエッチングの実現可能性を検証した。

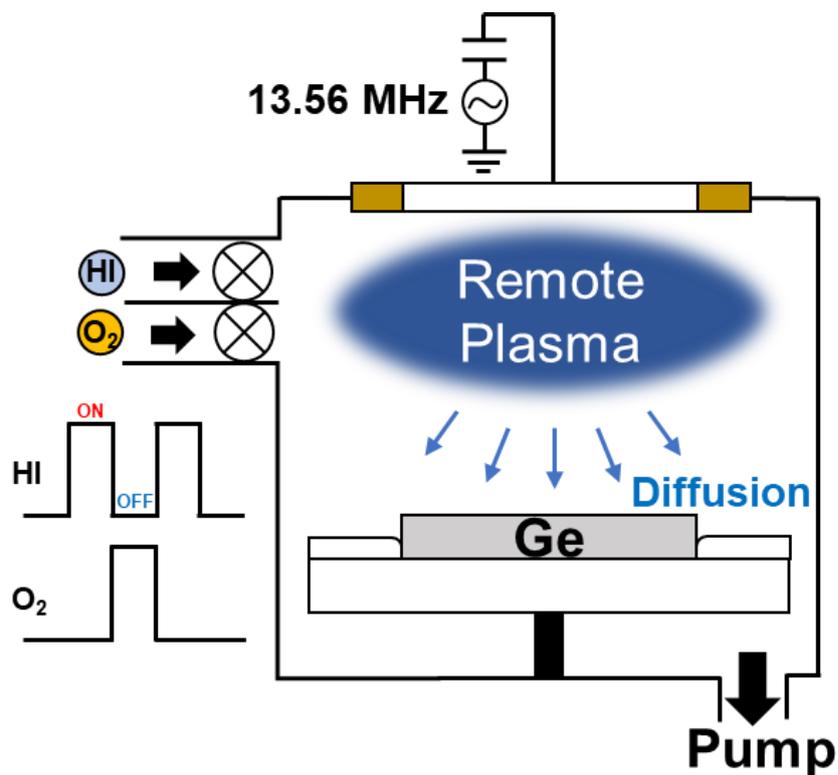


Fig. 2-1. ICP-RIE 装置の概略図

プラズマ処理した Ge 表面は, *ex-situ* XPS (X-ray photoelectron spectroscopy) 測定によって化学組成分析した. 測定装置は, Al K α X 線源 ($h\nu = 1486.6$ eV) を備えた XPS (KRATOS Axis Nova) を用いた. 試料はできるだけ大気に晒さないように, プラズマ処理した後 30 分以内に XPS チャンバーに移された. 測定時の真空度は 5×10^{-8} Torr で, X 線は試料表面に対して直角に入射された. XPS スペクトルは, バックグラウンド差し引き法として Shirley 法を用いた後, ガウス関数でピークフィッティングした. 本研究の Ge 3d および I 3d スペクトルについては, 測定されたすべてのピークを正規化し, 初期状態のバルク Ge 3d の結合エネルギーピーク (29.8 eV) で校正した.

2.2 実験結果及び考察

2.2.1 HI プラズマによる GeO_x のエッチング

Fig. 2-2 に波長 350 - 850 nm における HI プラズマの発光スペクトルのプラズマパワー依存性を示す。また、図中に H および I 由来の発光ピークが現れる波長を記載した [1]。実験から得られた発光スペクトルのピーク位置と H および I 由来の発光ピーク位置は一致していることから、H と I の活性種による強い発光が観測され、HI ガスが解離していることがわかった。また発光強度から、プラズマ出力が高いほど HI の解離が促進され、H と I の活性種が多く生成されていることが予想される。

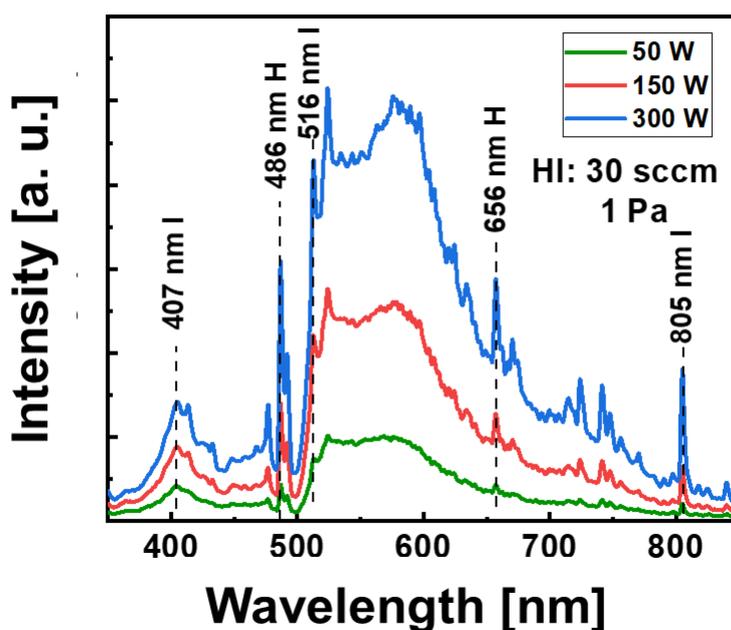


Fig. 2-2. HI プラズマの発光強度スペクトル

Fig. 2-3 は、プラズマパワー50, 150, 300 W で HI プラズマを 2 分間発生させた後の Ge 表面から抽出した XPS Ge 3d スペクトルを示している。図より、バルクの Ge 3d ピークに加えて、32.7 eV の結合エネルギーにおいて GeO_x ピークが見られる。そして、この GeO_x 成分のピークは、プラズマパワーの増加とともに著しく減少していることがわかる。すなわち、プラズマパワーの増加によっ

て H と I の活性種が増加し、 GeO_x の除去効率が向上したことが予想される。また、プラズマ電力を印加しない場合、Ge 3d ピークは全く変化せず、室温では HI ガスは GeO_x と反応せず Ge 酸化物は全く除去できなかった。そのため、 GeO_x の除去は HI プラズマによって行われたことがわかった。しかしながら、最もプラズマパワーが高い 300 W 条件でも GeO_x が完全に取り切れず、亜酸化物が残存しているように見える。また、50 W のプラズマパワーでは、 GeO_x 成分のピークはより高いエネルギーにシフトしているが、面積は初期と同程度を維持しているように見える。この表面は、HI プラズマが GeO_x をエッチングする過程の過渡的な段階である可能性が考えられる。

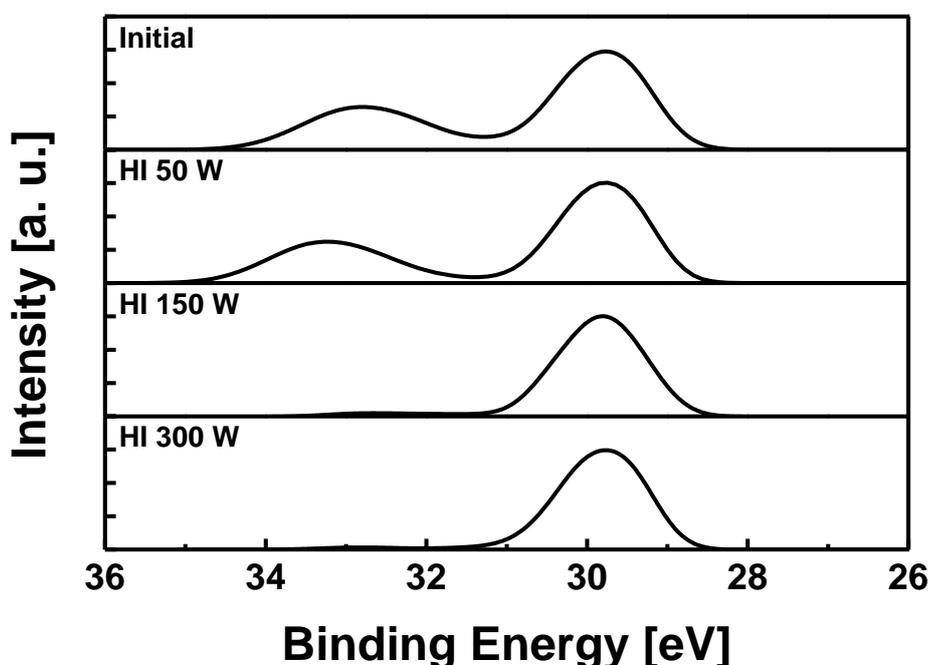


Fig. 2-3. 異なるプラズマパワーにおける Ge 3d 軌道

次に、処理時間を 2 分から 10 分まで変えて HI プラズマ処理を行った後の Ge 表面から抽出した XPS スペクトルを示す。Fig. 2-4 が Ge 3d スペクトルであり、Fig. 2-5 は I 3d スペクトルを示している。それぞれのピークの時間依存性を確認するため、プラズマパワーは 50 W に固定した。また、HI プラズマ処理による Ge 表面反応の詳細を調べるため、各 Ge 3d および I 3d スペクトルをピーク分離した。バルク Ge ピークは、0.6 eV のスピン軌道分割と 0.7 の強度比を用いて、Ge 3d_{3/2} ピークと Ge 3d_{5/2} ピークに分離できる [1]。Ge の酸化物は通

常, Ge^{1+} , Ge^{2+} , Ge^{3+} , Ge^{4+} の 4 つの酸化状態を持っており, 4 つの酸化状態のケミカルシフトはそれぞれ 0.8, 1.8, 2.6, 3.4 eV である [1, 2]. GeO_x のエッチング進行をモニタするため, バルク Ge 3d と各 Ge ピークの面積強度比と I 3d のピーク強度面積のプラズマ処理時間依存を Table. 2-1 にまとめた. Table. 2-1 の Ge 3d の面積強度比と I 3d の面積強度比はそれぞれ Ge 3d と I 3d の分離されたピークを積分して抽出した.

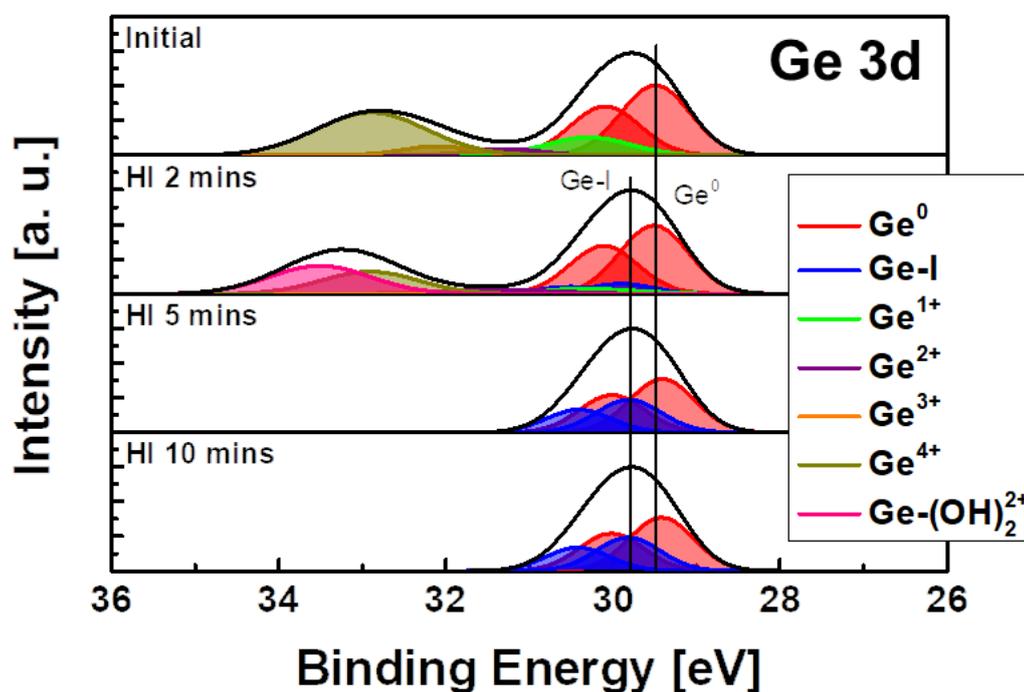


Fig. 2-4. 50 W のプラズマパワーにおける異なるプラズマ時間の Ge 3d 軌道

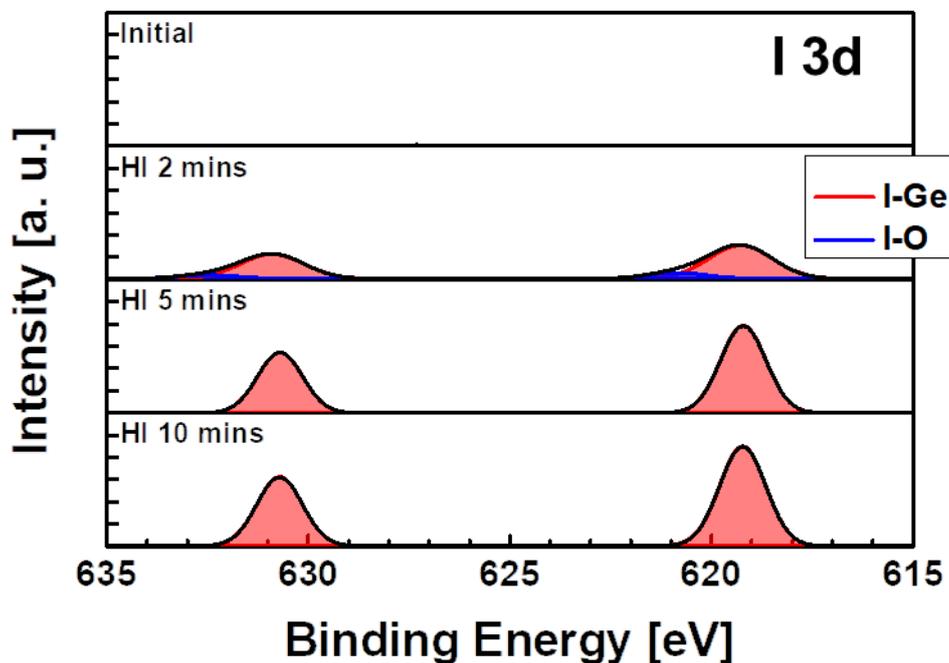
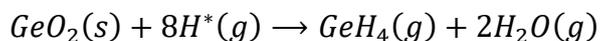


Fig. 2-5. 50 W のプラズマパワーにおける異なるプラズマ時間の I 3d 軌道

表面処理が施されていない初期状態の Ge 表面から抽出された Ge 3d スペクトルでは、バルク Ge ピークに加えて Table. 2-1 に示すように、 Ge^{4+} の化学状態が支配的である 4 つの異なる酸化状態が割り当てられた。2 分間の HI プラズマ処理では、 Ge^{4+} 成分が劇的に減少したものの HI プラズマ処理では完全には除去されなかった。その上、初期状態の試料と比較して、それぞれ 29.0 eV, 29.6 eV, 32.6 eV の結合エネルギーとは異なるケミカルシフトが見られた。これは Ge^{4+} のケミカルシフトよりも著しく大きく 4.0 eV のシフト量であった。この大きなケミカルシフトは、 $\text{O}_3/\text{H}_2\text{O}$ ウェット処理によって生成された $\text{Ge}(\text{OH})_2^{2+}$ のケミカルシフトと類似している [3]。さらに数値解析として、C 1s の結合エネルギーピーク (284.2 eV) を用いてピーク位置を校正したところ、Fig. 2-4 のバルク Ge ピークは、それぞれ 29.8, 28.9, 29.7, 29.8 eV であることがわかった。2 分間の HI 処理の場合、バルク Ge ピークの結合エネルギーが 0.9 eV 低くなる方向にシフトしていることから、エネルギーバンドが上方に曲がっていることが示唆される。電子はバルク Ge から $\text{Ge}(\text{OH})_2^{2+}$ に移動することができ、n 型 Ge の電子空乏化につながる。HI プラズマの発光から確認された水素イオンと GeO_x との反応により、 GeO_x に水素が取り込まれた状態が合成されたことが予想される

(Fig. 2-2). 低温における Ge 酸化物と水素イオンの化学反応式は以下のように示される [4]:



GeO_x は活性水素イオンにより還元され、GeH₄ と H₂O として脱離する。2 分間の HI プラズマ処理では GeO_x をエッチングするには不十分であったことから、Ge(OH)₂²⁺ は GeH₄ を形成するエッチング過程の中間生成物であると推測される。さらに、低結合エネルギー側においても GeO_x 成分とは異なるピークが見られ、Ge 3d_{3/2} および Ge 3d_{5/2} ピークで 0.4 eV のケミカルシフトを示した。これは文献と照らし合わせた結果 Ge-I 結合に起因することがわかった [5, 6]. Table. 2-1 からわかるように、5 分間処理することで GeO_x 成分は検出限界以下となり、GeO_x が完全に除去される。また、Ge-I 成分が 2 分間処理した試料に比べて増加していることから Ge 表面は I 原子で終端されていることがわかる。HI プラズマ処理によって Ge 表面から GeO_x が完全に除去され、清浄な Ge 表面が得られると、(100) 面上の Ge 原子は 2 つのダングリングボンドを持つことになる [7]. これらのダングリングボンドは、ヨウ素原子や水素原子と結合する可能性が高い。ヨウ素原子は原子直径が大きいので、2 つのヨウ素原子で 2 つの Ge ダングリングボンドを終端させることは空間的に難しいことが予想できる [6]. また、ヨウ素が 2 つ配位した Ge 原子に起因するケミカルシフト成分は 0.8 eV に見られることが報告されているが、我々の実験結果からは観測されなかった。したがって、Ge (100) 表面の 2 つのダングリングボンドは、1 つのヨウ素原子と 1 つの水素原子で終端される合理的な可能性がある。その結果、0.4 eV の低いケミカルシフトを持つ H-Ge-I 結合状態が生じる。さらに、処理時間を 10 分に延長して HI プラズマ処理を追加しても、Table. 2-1 に示すように Ge の結合状態は大きく変化しなかった。つまり、H-Ge-I 成分の量は、5 分処理と 10 分処理でほとんど同じである。Table. 2-1 によると、Ge-I 成分の強度比と I 3d 強度の間に全体的な整合性があることが確認された。これは、ヨウ素終端が飽和していることを示唆しており、自己制限的な反応を示唆している。また、2 分処理時の I 3d ピークが他の条件よりもブロードになっているのは、ヨウ素の一部が GeO_x と反応し、ヨウ素の酸化状態を形成しているためであることがわかった [8]. HI プラズマ処理中、活性水素イオンが GeO_x を除去する。その結果 Ge 表面が露出し、露出した Ge 表面はその後ヨウ素または水素原子で終端され、パッシベーション層を形成する。

Table. 2-1. 異なる HI プラズマ時間における各ピークの面積強度比

	Initial	HI 2 mins	HI 5 mins	HI 10 mins
Ge-I/Ge ⁰	-	0.14	0.61	0.62
Ge ¹⁺ /Ge ⁰	0.18	0.06	-	-
Ge ²⁺ /Ge ⁰	0.06	0.06	-	-
Ge ³⁺ /Ge ⁰	0.08	0.01	-	-
Ge ⁴⁺ /Ge ⁰	0.57	0.27	-	-
Ge-(OH) ₂ ²⁺ /Ge ⁰	-	0.36	-	-
I 3d	-	51687.02	93318.47	108681.54

2.2.2 O₂ プラズマによる GeO_x 再酸化の確認

周期的な Ge デジタルエッチングに向けて、HI プラズマ処理によって GeO_x のない状態になった Ge 表面の再酸化挙動を調べた。ウェットプロセスの場合、ヨウ化水素酸 (HI) 溶液が GeO_x を除去し、ヨウ素原子が Ge 表面を終端化することが報告されている [9, 10]。さらに、ヨウ素で終端した Ge 表面は、HF, HCl, HBr などの他のハロゲン化水素と比較して、長時間大気に晒されたとしても比較的安定である [9]。これは、ハロゲン原子が大きいと、Ge 表面の再酸化を防ぐための立体的な障壁として機能すると言われている。また、Ge 原子とハロゲン原子間の電気陰性度の差が小さいと、Ge-ハロゲン結合の分極が減少し、耐酸化性が著しく向上する。HI プラズマ処理後の Ge 表面の酸化安定性を調べるために、Ge 表面を長時間大気暴露させた後の Ge 表面を XPS によって解析した。Fig. 2-6 は、HI プラズマ処理した Ge の 30 分および 24 時間の大気暴露後の Ge 3d スペクトルをそれぞれ示している。Ge 3d ピークの強度は、29.8 eV の結合エネルギーに位置するバルク Ge ピークと規格化されている。本研究では、24 時間の空気暴露後に顕著な GeO_x ピークが観察され、HI プラズマ処理された Ge 表面は永久的な耐酸化性を持たないことが示された。ここで、HI のウェット処理とドライ処理を比較する。ウェット処理の場合は、Ge 表面で Ge-OH と Ge-ハロゲン結合の両方の終端が生じ、Ge 表面のハロゲン化物終端の占有率はハロゲン種のサイズが大きくなるにつれて増加することが報告されている [2]。したがって、HI ウェット処理後の Ge 表面は、同種の Ge 表面に対して最も高い耐酸化性を示した。しかしながら、HI プラズマ処理した Ge 表面は H-

Ge-I 結合で終端しており，Ge 表面上の Ge-H 結合の量は Ge-I 結合と同等かそれ以下であると予想される．Ge-H 結合は酸素と容易に反応し，耐酸化性を劣化させる．したがって，HI プラズマ処理された Ge 表面の耐酸化性が低いのは，ヨウ素原子の占有率が低いためだと考えられる．しかしながら，30 分程度の大気暴露では高い耐酸化性を維持できるため，HI プラズマ処理直後に MOS 構造等を作製すれば自然酸化膜形成は起こらないためデバイスプロセス上の問題は無いと考える．

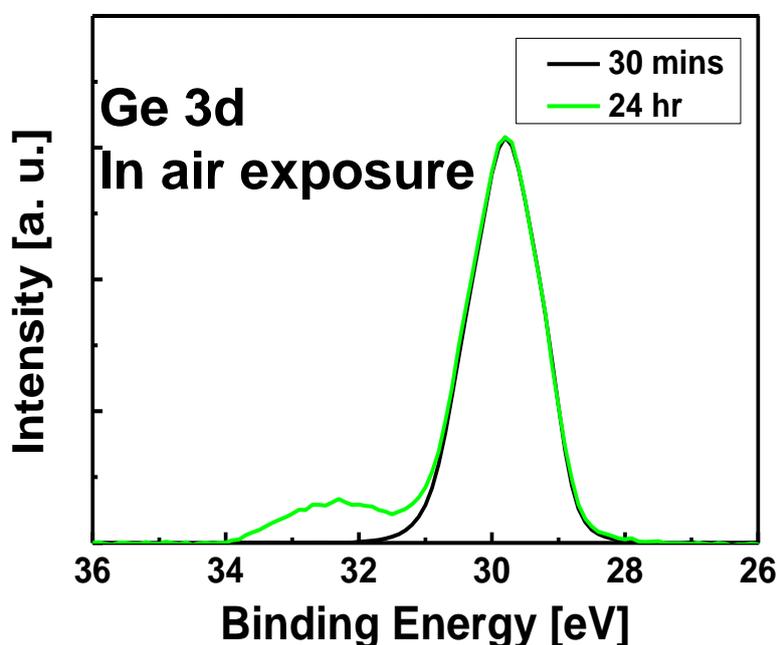


Fig. 2-6. 大気暴露された HI プラズマ処理後の Ge 表面状態の Ge 3d 軌道

次に，大気暴露と同様に HI 処理後の Ge 表面に O₂ プラズマ処理を施し，XPS で Ge 表面状態の解析を行った．O₂ プラズマ酸化は，5 分間の HI プラズマ処理の直後に同じチャンバー内で逐次的な処理を施した．HI プラズマ処理された Ge 表面に 10 秒と 30 秒の O₂ プラズマを施した後の Ge 3d 軌道を Fig. 2-7 に I 3d 軌道を Fig. 2-8 に示す．比較のため，HI プラズマ処理した Ge 表面の XPS スペクトルも示した．Fig. 2-9 は，O₂ プラズマ処理時間の違いにおける Ge-I, GeO_x 成分, I 3d の XPS スペクトルの面積強度をまとめたものである．Fig. 2-7 の XPS スペクトルは，Fig. 2-3 と同様に Ge 酸化物の量を比較するために，ピーク位置と強度をバルク Ge 3d 軌道で正規化されている．O₂ プラズマ処理後，Ge

酸化物のピークが再び現れ、 GeO_x が再酸化されたことがわかった。同時に、Fig. 2-8 に示すように、Ge 表面からヨウ素が消失した。このときヨウ素は、 GeI_2 または HIO_3 のようなヨウ素の酸化状態として脱離する可能性が考えられる。10 秒程度の O_2 プラズマで酸化膜ピークが見られたことから、HI プラズマ処理後の Ge 表面は O_2 プラズマによって容易に酸化することが予想できる。しかしながら、本研究において Ge 表面からのヨウ素の脱離は XPS 分析だけではわからない。酸化雰囲気におけるヨウ素の脱離過程を解明するためには、*in-situ* で脱離種をモニタリングするシステムの導入など、さらなる研究が必要である。それでも Fig. 2-9 では、Ge-I と I 3d の変化の整合性が確認され、 O_2 プラズマによる I 除去の有効性が示された。ICP-RIE による O_2 プラズマ酸化では、Ge 基板の初期状態における自然酸化物と同程度かそれよりも厚い GeO_x が形成された。また、 GeO_x 成分のピーク強度から 30 秒の方がより厚い GeO_x が形成されていることが予想される。 O_2 プラズマの処理時間によって Ge 酸化膜の厚さを制御できることは、サイクルエッチングにおける 1 周期でのエッチング量を決定できる可能性があるため注目に値する。

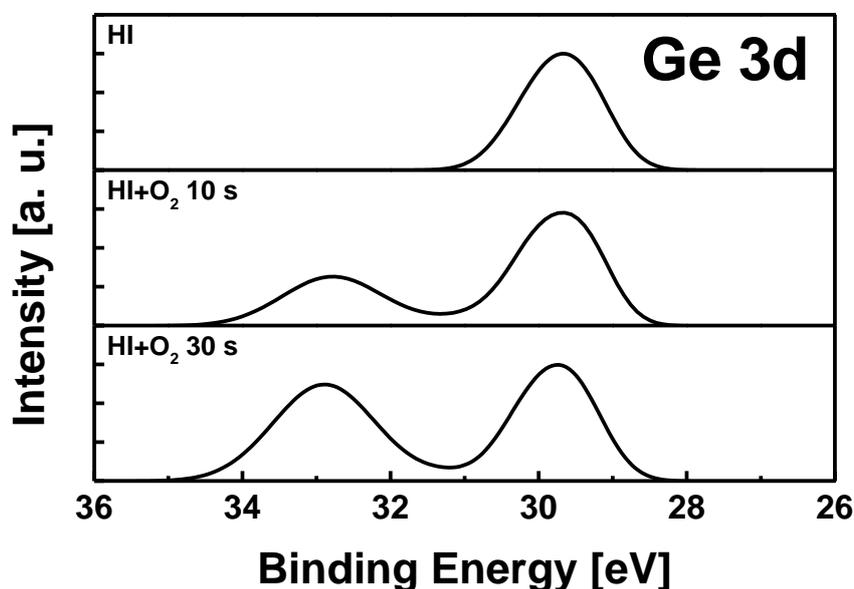


Fig. 2-7. 50 W で 5 分間 HI プラズマ処理された Ge 表面へ O_2 プラズマ処理を施した後の Ge 3d 軌道

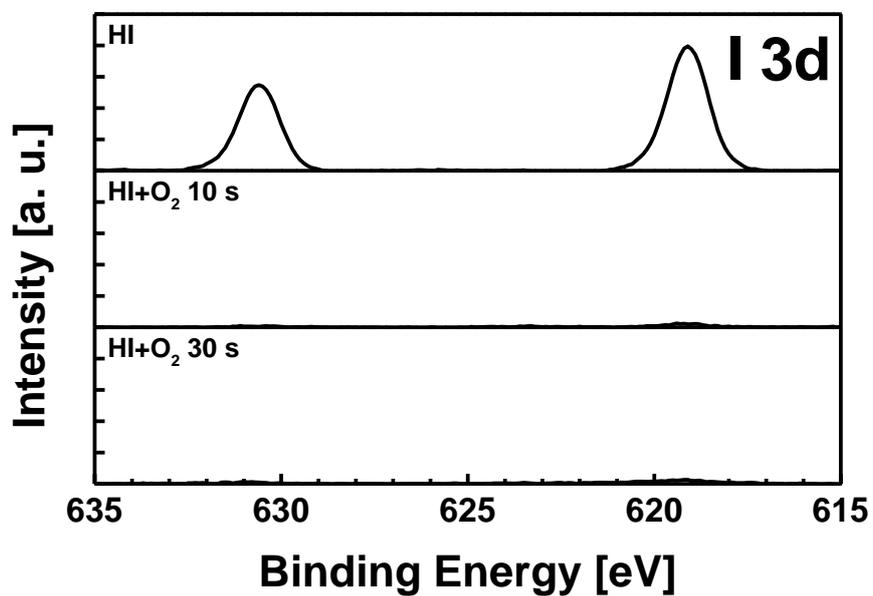


Fig. 2-8. 50 W で 5 分間 HI プラズマ処理された Ge 表面へ O₂ プラズマ処理を施した後の I 3d 軌道

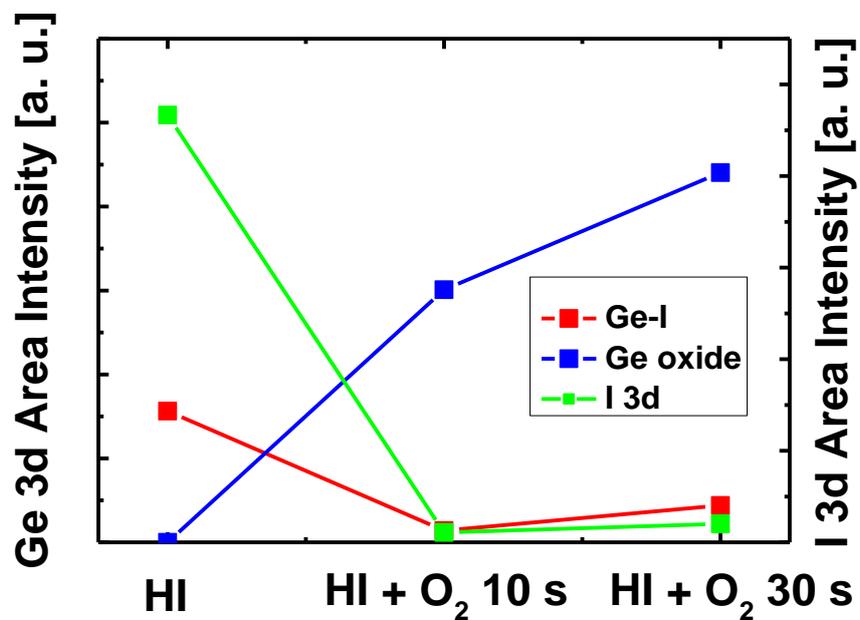


Fig. 2-9. 各条件における Ge 3d 軌道と I 3d 軌道の面積強度比較

2.2.3 HI/O₂ プラズマによるサイクリックエッチングの検討

HI プラズマ処理による GeO_x のエッチングとそれに続く O₂ プラズマでの再酸化は、上記のセクションで確認されている。Ge サイクリックドライエッチングの実現可能性を検証するために、エッチング / 酸化プロセスを2サイクル行い、完全ドライプロセスの再現性を確認した。Fig. 2-10 は、酸化膜を形成した初期状態の Ge 表面と、それに対応する HI および O₂ プラズマ処理を逐次的に施した Ge 表面の Ge 3d および I 3d 軌道の XPS スペクトルを示す。ここで、HI および O₂ プラズマ処理は、それぞれ 50 W で 10 分間、500 W で 10 秒間の条件を利用した。Fig. 2-10 (a), (e) はそれぞれ何も処理が施されていない Ge 表面の初期状態を示している。Fig. 2-10 (b) に示すように、HI プラズマ処理によって自然酸化物が完全に除去されることがわかった。その後の O₂ プラズマ処理により、Fig. 2-10 (c) に示すように、Ge 酸化物が再び形成される。このとき O₂ プラズマ処理によって形成された GeO_x の量は、初期状態の自然酸化物の量と同程度である。これらの酸化物も、Fig. 2-10 (d) に示すように、2 回目の HI プラズマ処理によって再び除去することができる。HI プラズマは、O₂ プラズマで形成された Ge 酸化物と GeO_x を同じようにエッチングできる。さらに、Fig. 2-10 (e) - (h) の対応する I 3d 軌道の XPS スペクトルから判断すると、Ge 表面のヨウ素は完全に除去され、周期的に終端化できる。1 回目と 2 回目の HI 処理後の I 3d ピークの強度はほぼ同様である。これらの結果は、同じ表面状態を形成できることを示しており、周期的プロセスの高い再現性を示唆している。また、すべての手順は室温で行われるため、エッチング深さは O₂ プラズマの処理時間で制御できる。Fig. 2-10 で示した Ge の周期的表面反応のモデル図を Fig. 2-11 に示す。我々は、Ge 上で HI と O₂ プラズマによる周期的な表面反応を繰り返すことにより、熱損傷の少ない常温なサイクリックドライエッチングが達成可能であると結論付けた。

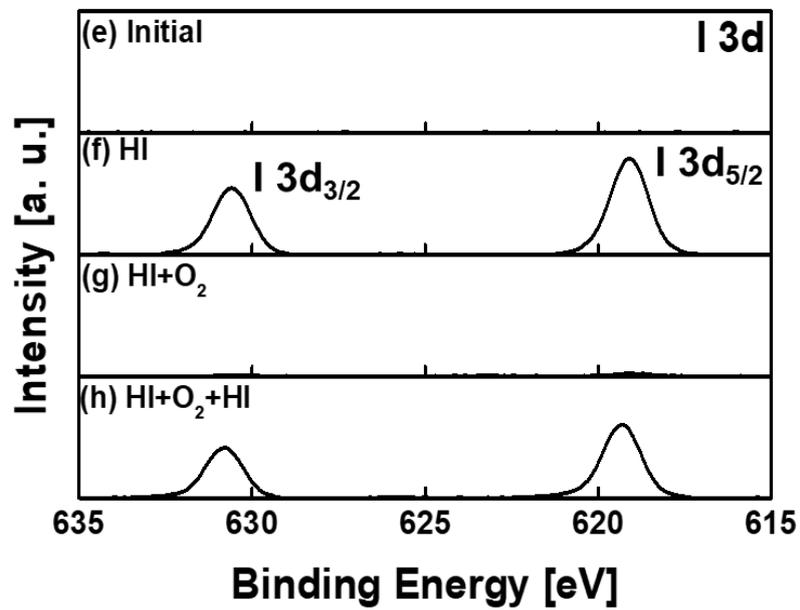
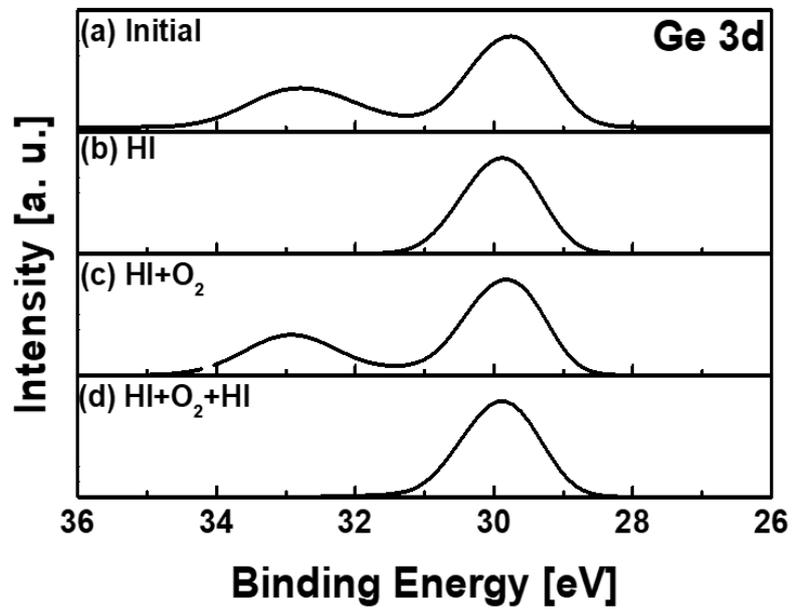


Fig. 2-10. HI/O₂ サイクリックドライエッチングの検討

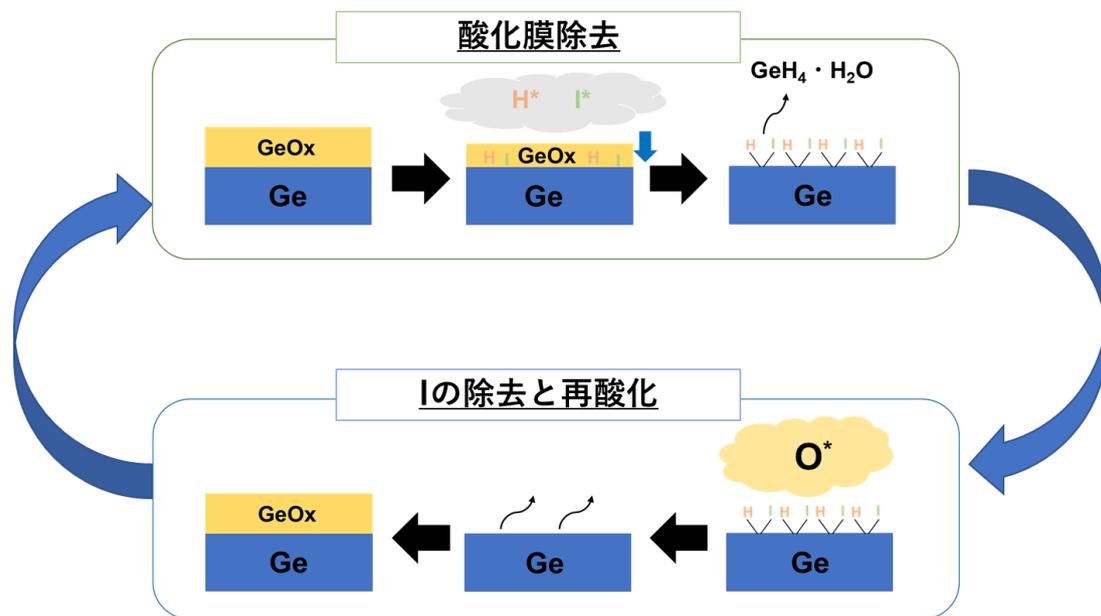


Fig. 2-11. HI/O₂ サイクリックドライエッチングのモデル図

2.3 まとめ

本研究は、Ge 基板表面上へ HI プラズマと O₂ プラズマ処理を常温で繰り返し施し、その後の Ge 表面結合状態を XPS で解析し議論した。以降に得られた知見についてまとめる。

HI プラズマを施した後の Ge 表面の XPS 解析より、HI プラズマは GeO_x を効果的に除去できることがわかった。また、プラズマパワーを増やすことで H と I の活性種が増加し、除去効率が向上することがわかった。さらに、プラズマパワーを固定して処理時間を変化させると GeO_x の除去が進行し、完全に除去しきると表面の結合状態が自己制限的に停止することを明らかにした。より詳細な結合状態を調べるために XPS ピークフィッティングを行った。処理時間を変えた HI プラズマ処理後の Ge 表面結合状態から、Ge 表面に形成された GeO_x は H プラズマの還元作用によって除去され、GeO_x が完全に除去された後の Ge 表面結合状態は 1 つの Ge 原子に対して 1 つの H 原子と 1 つの I 原子で終端されることを明らかにした。

次に、HI プラズマ処理された後の Ge 表面の再酸化について調査した。HI 終端された Ge 表面は 30 分間安定状態を保ち GeO_x を形成しないが、その安定状態は 24 時間以上維持できないことがわかった。さらに、O₂ プラズマ処理を施した後の XPS 解析から、HI 終端された Ge 表面は 10 秒程度で容易に酸化し、原子終端層として存在していた H 原子と I 原子はほぼ完全に除去されることを明らかにした。また、O₂ プラズマ処理時間が増えると形成される GeO_x の膜厚も増えることがわかった。

最後に、HI プラズマと O₂ プラズマを逐次的に処理した Ge 表面結合状態を XPS により解析した。Ge と I の結合ピークから、HI プラズマによる GeO_x 除去と Ge 表面の原子終端層形成、O₂ プラズマによる原子終端層の除去と GeO_x の再酸化が繰り返し行われることを明らかにした。

以上にまとめられた本研究成果より、HI/O₂ プラズマ処理による Ge 表面の周期的な表面反応から、Ge サイクリックドライエッチングの実現可能性を示した。

参考文献

[1] H. H. Richter, M. A. Aminpur, H. B. Erzgräber, A. Wolff, D. Krüger, A. Dehoff and M. Reetz, Silicon Dry Etching in Hydrogen Iodide Plasmas: Surface Diagnostics and Technological Applications, *Jpn. J. Appl. Phys.*, 36 (1997) 4849-4853.

DOI: 10.1143/JJAP.36.4849

[1] J. Oh and J. C. Campbell, Thermal Desorption of Ge Native Oxides and the Loss of Ge from the Surface, *J. Electron. Mater.* 33 (2004) 364-366.

DOI: 10.1007/s11664-004-0144-4

[2] G. H. A. Abrenica, M. V. Lebedev, G. Okorn, D. H. van Dorp and M. Fingerle, Wet chemical bromination of Ge (100)_A facile surface passivation tool, *Appl. Phys. Lett.*, 113 (2018) 062104-1-5.

DOI: 10.1063/1.5044512

[3] G. H. A. Abrenica, M. V. Lebedev, M. Fingerle, S. Arnauts, N. Bazzazian, W. Calvet, C. Porret, H. Bender, T. Mayer, S. de Gendt and D. H. van Drop, Atomic-scale investigations on the wet etching kinetics of Ge versus SiGe in acidic H₂O₂ solutions a post operando synchrotron XPS analysis, *J. Mater. Chem. C.*, 8 (2020) 10060-10070.

DOI: 10.1039/d0tc02763d

[4] Y. Zheng, J. Lapano, G. B. Rayner and R. E. Herbert, Native oxide removal from Ge surfaces by hydrogen plasma, *J. Vac. Sci. Technol. A*, 36 (2018) 031306-1-4.

DOI: 10.1116/1.5020966

[5] M. Göthelid, G. LeLay, C. Wigren, M. Björkqvist and U. O. Karlsson, Iodine reaction and passivation of the Ge(111) surface, *Surf. Sci.*, 371 (1997) 264-276.

DOI: 10.1016/S0039-6028(96)01094-1

[6] M. Göthelid, G. LeLay and U. O. Karlsson, An ordered layer of molecular iodine on Ge(100) 2x1, *Surf. Sci.*, 556 (2004) 203-212.

DOI: 10.1016/j.susc.2004.03.024

[7] S. M. Sze, Physics of Semiconductor Devices (Wiley, New York, 1981) 2nd ed.

[8] P. M. A. Sherwood, X-Ray Photoelectron Spectroscopic Studies of Some Iodine Compounds, *J. Chem. Soc. Faraday Trans. II*, 72 (1976) 1805-1820.

DOI: 10.1039/F29767201805

[9] J. Kim, J. M. Vittie, K. Saraswat and Y. Nishi, Passivation Studies of Germanium Surfaces, *Solid State Phenom.* 134 (2008) 33-36.

DOI: 10.4028/www.scientific.net/SSP.134.33

[10] L. Groell, A. Attiaoui, S. Assali and O. Moutanabbir, Combined Iodine-and Sulfur-Based Treatments for an Effective Passivation of GeSn Surface (1), *J. Phys. Chem. C*, 125 (2021) 9516-9525.

DOI: 10.1021/acs.jpcc.1c01902

第三章

Y₂O₃ を使用した Ge MOSFET における界面形成

1 章においては GeO_x の安定化に 3 価の金属性酸化膜が有効であり、特に Y₂O₃/Ge 界面は界面層に Y-GeO_x 層を形成することによってプロセス的な耐性の向上と界面準位密度が極めて低い界面を形成できることを紹介した。

本章では、Y₂O₃ の堆積に加え、2 つの新規プロセスを導入し、界面に与える影響を調査した。1 つ目は、耐熱性の高い Ge MOS 構造を作製するため、金属電極および絶縁性酸化膜を同一チャンバー内で連続堆積させる *in-situ* プロセスの導入である。MOS キャパシタや MOSFET のデバイスの作製および評価をから、熱的安定性の向上と界面準位密度の低減を図った。2 つ目は、Y₂O₃ と GeO_x のミキシングを促進させるための Ge 表面活性化プロセスを考案しデバイスの評価から良質な MOS 構造の実証を試みた。また、どちらのプロセスも TEM-EDX の観察から界面形成のメカニズムについて議論する。

3.1 *in-situ* プロセスの検討

3.1.1 実験装置

本研究で使用した堆積装置は、L/L (Load/Lock) 室、スパッタチャンバー、RTA 炉が高真空中で連結されているオリジナルな装置である (Fig. 3-1) [1]. 本章で堆積させた膜は、高真空反応性 DC (Direct current) マグネトロンスパッタリングを用いて堆積させている. Fig. 3-2 にスパッタ装置の概略図を示し解説を行う.

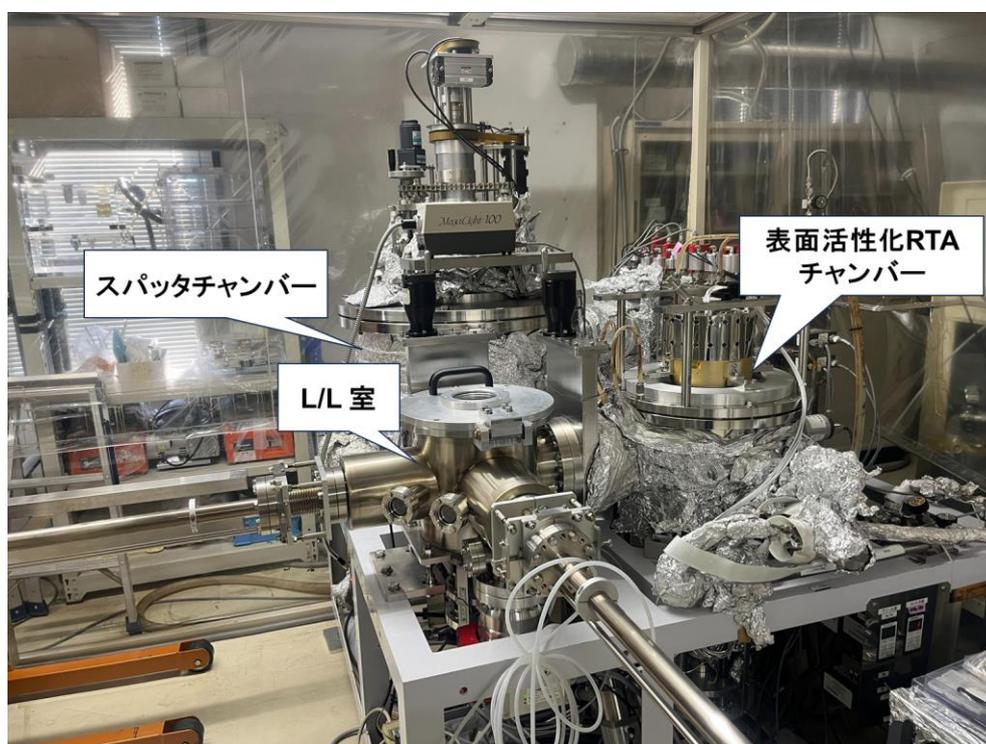


Fig. 3-1. 本研究で使用した堆積装置の写真

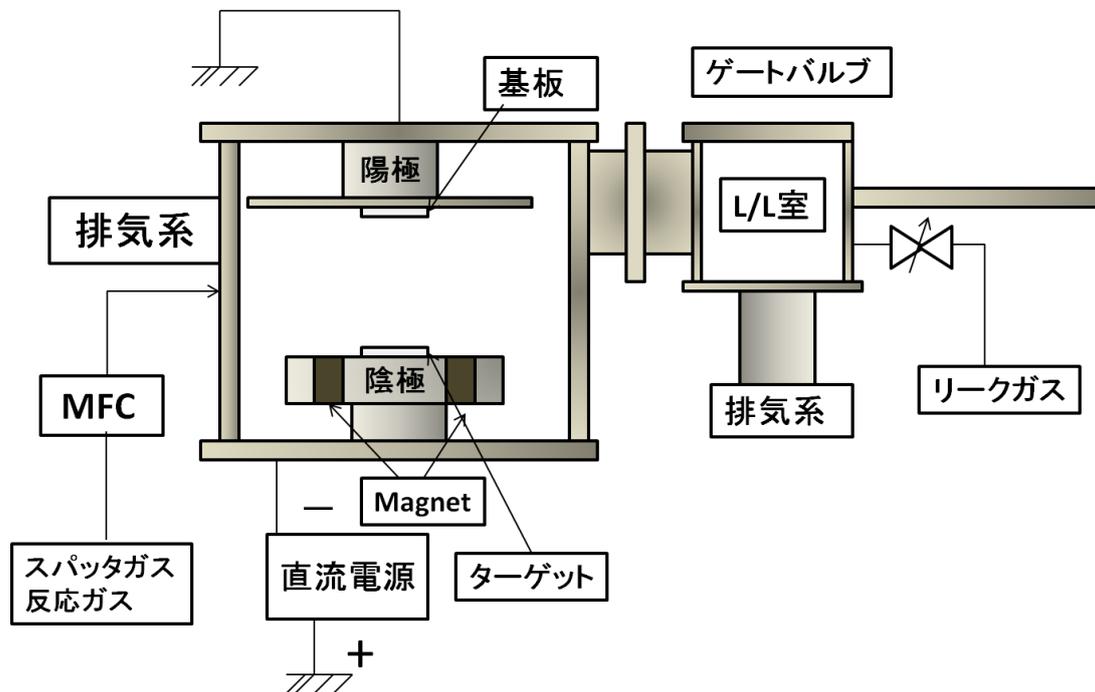


Fig. 3-2. 高真空反応性スパッタリング装置の概略図

この装置は L/L 室，ガス供給系，反応室，ガス排出系及び電力供給系からなる．反応室及び L/L 室の排気系はスクロールポンプ，ターボ分子ポンプを使用している．スパッタチャンバー内にターゲットは 4 つ設置することができ，中央のコントローラを回転させることで試料をターゲット上部まで移動させて膜の堆積を行った．試料表面を下向きに設置するフェイスダウン形式のため，ターゲット上部まで移動させた試料は Z 軸を調節することでそのまま堆積可能である．また，本実験ではチャンバー室へのサンプル導入は， 10^{-6} Torr 以下の真空で行った．使用ガスは， Y_2O_3 堆積の場合は Ar と O_2 で TaN 堆積の場合は Ar と N_2 の混合ガスであり，ガスの総流量を固定することで MFC (Mass flow controller) により O_2 および N_2 流量比を 1 % 刻みで 0 - 100 (%) まで変化させることができる．使用した金属ターゲットは Y および Ta であり，基板への成膜前にピュアな Ar ガスを用いてプレスパッタを行うことでターゲット表面のクリーニングが可能である．さらに，プレスパッタを基板への堆積条件と同じ流量や電力で行うことにより，スパッタ時のコンディションを常に一定に保つことができる．プレスパッタから本番スパッタの切り替えは金属ターゲットと基板の間にあるシャッターのオンオフを切り替えることで行える．また，この装置はバルブの変換によりスパッタ時 (ガス流入時) のチャンバー内圧力を変えることができる．スパ

ッタ時のチャンパー内圧力は高真空用バルブで $1 - 4 \times 10^{-4}$ Torr, 低真空用バルブでおおよそ 5×10^{-2} Torr である. DC 電源はダイヤルを回すことで 1 W 刻みで自由に変更できる. 実験では, プラズマパワーを 100 W に固定した. 高真空反応性マグネトロンスパッタリング法は以下① - ③を組み合わせた方法である.

① 直流二極スパッタリング

スパッタ堆積は, 通常グロー放電で発生した正のイオンによって陰極側でスパッタリングを用いる手法である. $10^0 - 10^2$ Torr 程度の低圧力の気体中で数 100 V 以上の電圧を印加し, 発生した正イオンや電子が電場で加速され電極に衝突する. 電圧が高ければ正イオンは電極に衝突して 2 次電子を放出するが, この 2 次電子は電場により加速されて陽極に向かう. 加速された 2 次電子のエネルギーが十分大きくなると, 気体分子と衝突してオン化し, イオンと電子を次々に生成させる. 正イオンは陰極電圧降下によって加速され, 陰極に衝突する. この時, 2 次電子の他に 2 次イオンや中性粒子などが金属ターゲットの物質を放出させる. 金属ターゲットから飛び出した中性粒子が陽極の上に置かれた基板上に堆積することで薄膜が形成できる.

② マグネトロンスパッタリング

二極スパッタリングで電極板に平行方向に磁場を印加すると, 陰極からでた電子は磁場のために直進せず電極の近くに閉じ込められ, 旋回運動を行う. その結果, 気体分子と衝突する確率が増大し, 磁場がない場合に比べてより多くのイオンを作り出す. このため, 陰極付近で作られたイオンは効率よく陰極に衝突してスパッタリングを起こし, 堆積速度が増大する.

③ 反応性スパッタリング

放電ガスに反応性物質が含まれると, スパッタリングしてきた原子と放電ガス中の反応性分子とが反応し, 基板表面に化合物の薄膜が形成される. 放電状態では放電ガス中にはイオンやラジカル, 励起状態の原子や分子が多数存在し, それらは基底状態の原子や分子よりもはるかに反応を起こしやすい. この方法は, 金属のターゲットを用いてその化合物の薄膜を形成できるという大きな特徴を持つ. 反応性スパッタリングを行うときの放電ガスは, 反応に必要な気体だけ用いることは少ない. 基本的には不活性ガスと反応性ガスを組み合わせて使用される. 不活性ガスは, 薄膜材料となるターゲットと反応せず, 堆積レートの増加や生成薄膜の密度向上のために使用される. 代表的な不活性ガスとして He, Ne, Ar, Kr, Xe などが存在するが, 一般には Ar が反応性の気体と混合して導入さ

れている。その理由として、Ar は大気中に最も多く存在し、安価なことなどが挙げられる。通常、反応性スパッタリングでは放電ガス中の 50~90 %は Ar であることが多い。

3.1.2 実験方法

Fig. 3-3 に *in-situ* プロセスから作製した MOS キャパシタのプロセスフローを示す。初めに Ge 基板を HCl を用いて化学洗浄した後、抵抗率 0.05 Ωcm 程度の n 型 Ge (100) 基板をすぐに超高真空中で連結されたマグネトロン DC スパッタリング装置に搬送した。その後、Ge 表面上に Y_2O_3 膜と TaN 膜を室温で逐次的に堆積させて MOS 構造を作製した。 Y_2O_3 を流量比 Ar/ O_2 =30/70、プラズマパワー 100 W で 3 分間または 10 分間の堆積、TaN を Ar/ N_2 =100/16、プラズマパワー 100 W で 10 分間堆積した。作製した MOS 構造には、 Y_2O_3 による耐熱性を確認するために GeO の熱脱離が発生し始める条件 [2] の N_2 中で 500 $^\circ\text{C}$ の PDA (Post deposition annealing) 処理を 10 分間施した。その後電極領域 ($\Phi 100 \mu\text{m}$) をパターンニングし、電子ビーム真空蒸着装置を用いて Au (250 nm)/Pt (15 nm)/Ti (15 nm) を蒸着した後に、リフトオフ法にて電極を作製した。次に、TaN 電極層をエッチングすることで電極を分離し、基板裏面の導電性を高めるために Au をスパッタした。最後に、プラズマによるチャージを緩和させるために PMA 処理 (N_2 中、350 $^\circ\text{C}$ 、30 min) を施し、電気測定から MOS 界面特性を評価した。

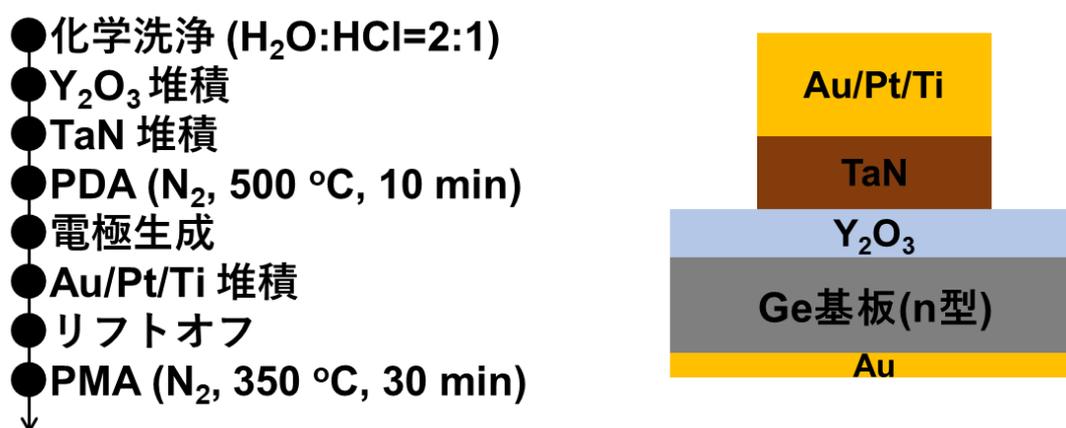


Fig. 3-3. TaN/ Y_2O_3 /Ge MO キャパシタのプロセスフローと概略図

次に、Ge p-MOSFET の作製方法について示す (Fig. 3-4)。抵抗率 0.05 Ωcm の

n 型 Ge 基板上に MOS キャパシタと同様の MOS 構造を作製した. RIE で TaN ゲート形成後, S/D (Source/Drain) 領域のパターニングを行った. 次にイオン注入を行い, N₂ 中で 500 °C のドーパント活性化熱処理を 1 分間施した. コンタクトホール形成後, Y₂O₃ 層をウェットエッチングで除去した. その後, 電子ビーム真空蒸着装置を用いて Ni を 10 nm 蒸着し, 1 分間 350 °C の熱処理によって自己整合型の NiGe S/D を Ge 基板に形成した. 最後に, p-MOSFET の電気特性を評価した.

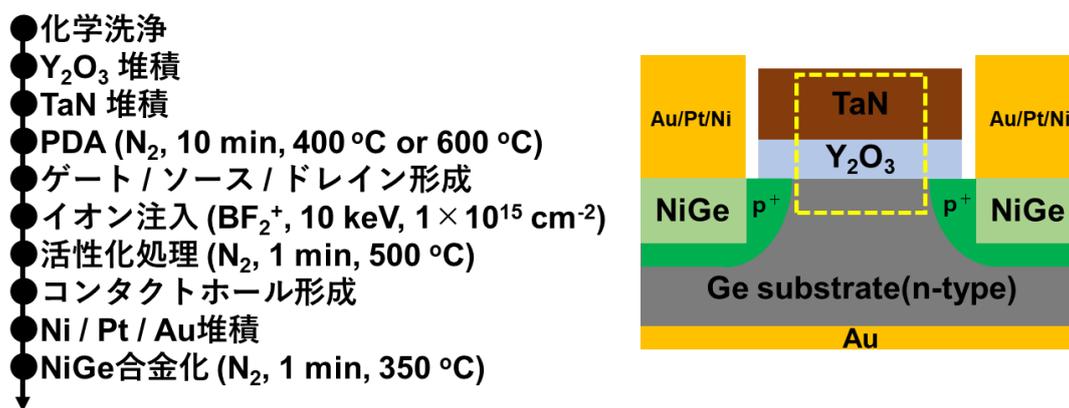


Fig. 3-4. TaN/Y₂O₃/Ge MOSFET のプロセスフローと概略図

3.1.3 実験結果および考察

初めに, TaN/Y₂O₃/Ge MOS キャパシタの電気特性から Y₂O₃/Ge 界面について議論する. Fig. 3-5 に TaN/Y₂O₃/Ge MOS キャパシタの *C-V* 特性の結果を示す. *C-V* 測定は 1 MHz, 100 kHz, 10 kHz, 1 kHz の 4 つの周波数で測定し, -1.5 V から 1.5 V まで測定した後, すぐに 1.5 V から -1.5 V に電圧バイアスをスイープさせて印加している. それぞれ, *in-situ* プロセス有り無し, MOS 構造作製後の PDA 処理の有り無しを示している. すべての *C-V* 特性において良好な *C-V* カーブが得られた. まず, *in-situ* プロセス有り無しで比較すると *C_{ox}* の差は 0.02 μF/cm² であり, As depo の状況において *in-situ* プロセスによって Y₂O₃ 膜の変質が起こらないことがわかった. 次に熱処理前後で比較すると, どちらの条件も *C_{ox}* が増加することがわかった. これは熱処理によって Y₂O₃/Ge 界面に Y-GeO_x の界面層が形成されたことが予想される [3, 4]. 次に, 熱処理後の *C-V* 特性を比較すると, *ex-situ* では 1.01 μF/cm², *in-situ* プロセスでは 1.40 μF/cm² が得られ, *in-situ* プロセスによって *C_{ox}* が増加することがわかった. 熱処理前の *C_{ox}* の値からどちらも全体の絶縁膜が同じ厚さだと仮定すると, *in-situ* プロセスによって EOT が

低減されたと言い換えることができる。

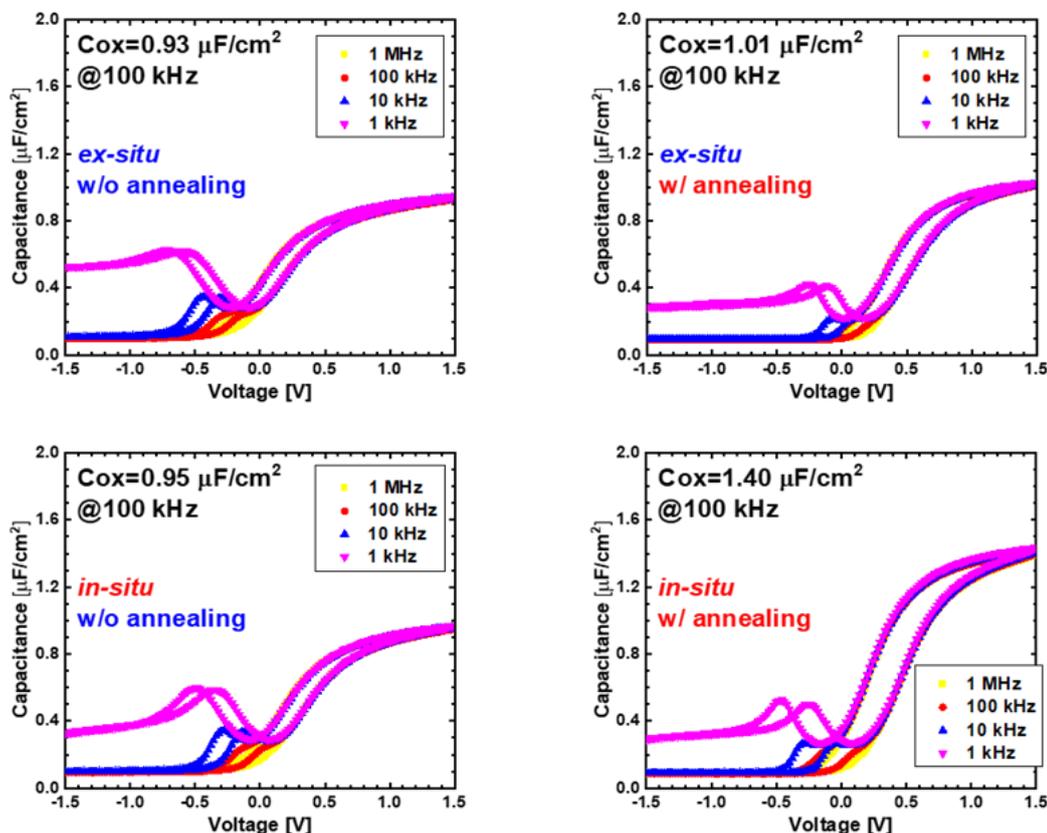


Fig. 3-5. *in-situ* プロセスによる TaN/Y₂O₃/Ge MOS キャパシタの C-V 特性

次に C-V 特性から得られた Cox を用いて、各 MOS 界面の界面準位密度 D_{it} (Distribution of interfaces state) をコンダクタンス法にて求め、界面状態の評価を電氣的に行った。 D_{it} の算出は次式を使用した [5].

$$D_{it} = \frac{C_{it}}{q} \approx \frac{2.5}{q} \left(\frac{G_p}{\omega} \right)_{max}$$

このとき、 C_{it} は界面トラップ容量、 q は素電荷 (1.602×10^{-19} C)、 G_p はコンダクタンス、 ω は周波数を表している。各電圧におけるコンダクタンスの周波数依存性を Fig. 3-6 に示す。測定周波数は 100 Hz – 1 MHz である。また、表面清浄化無しの場合は -0.3 – 0.1 V、表面清浄化有りの場合は -0.4 – 0 V のバイアスを 0.05 V 刻みで印可した。電圧の範囲はコンダクタンスピークの最小値から 9 つのバイアスをコンダクタンスカーブとしてプロットした。 Fig. 3-7 のコンダクタンスピー

クと上部の式から求めた mid-gap から E_c の範囲における D_{it} の分布を Fig. 3-7 に示す. GeO の熱脱離が発生する温度条件の熱処理を施しても, *in-situ* プロセス有り無し2つのカーブはほぼすべてのエネルギー範囲で同程度の D_{it} を示すことがわかった.

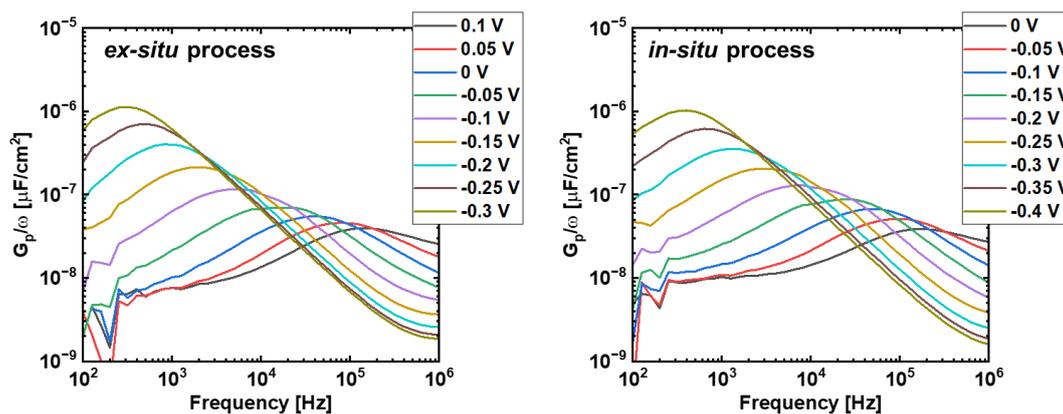


Fig. 3-6. 表面活性化におけるコンダクタンスカーブ

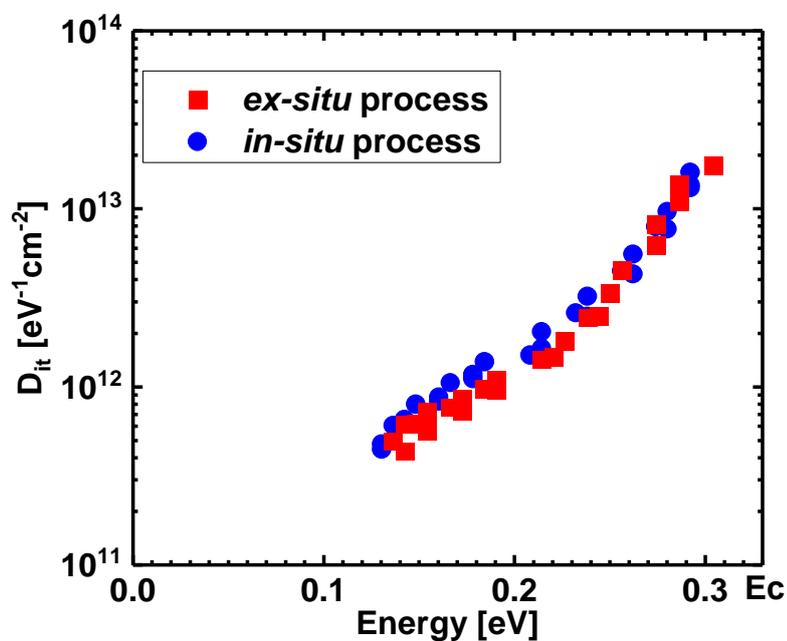


Fig. 3-7. *in-situ* プロセスによる D_{it}

次に、Fig. 3-8 に各プロセス条件における D_{it} と EOT の関係を示す。このとき、EOT は 100 kHz における C_{ox} の値を用いて計算し、 D_{it} は mid-gap 付近の最小値の値をプロットした。 D_{it} に着目すると、熱処理によって D_{it} が減少していることがわかる。通常の GeO_2/Ge 界面の場合、高温の熱処理によって GeO が熱脱離し界面が荒れるため D_{it} は増大することが報告されている [6]。このことから、 Y_2O_3 を堆積することによって GeO_x/Ge 界面における GeO_x が変化し、熱的に安定した MOS 構造が作製できたことが予想される。この現象は、我々の反応性スパッタリングだけでなく RF (Radio frequency) スパッタリング [7]、MBE (Molecular beam epitaxy) [8]、ALD [9, 10] など様々な堆積手法から報告されており、 Y_2O_3 と Ge の系での材料的な特徴であると考えられる。また、EOT に着目すると、*in-situ* プロセスによる EOT の低減が明瞭にわかる。EOT の低減はスクレーリング側に基づく MOSFET の高性能化に有効である。したがって、*in-situ* プロセスは高性能 MOSFET の実用化に向けた界面準位密度の低い MOS 構造作成プロセスとして有効であることが示唆される。

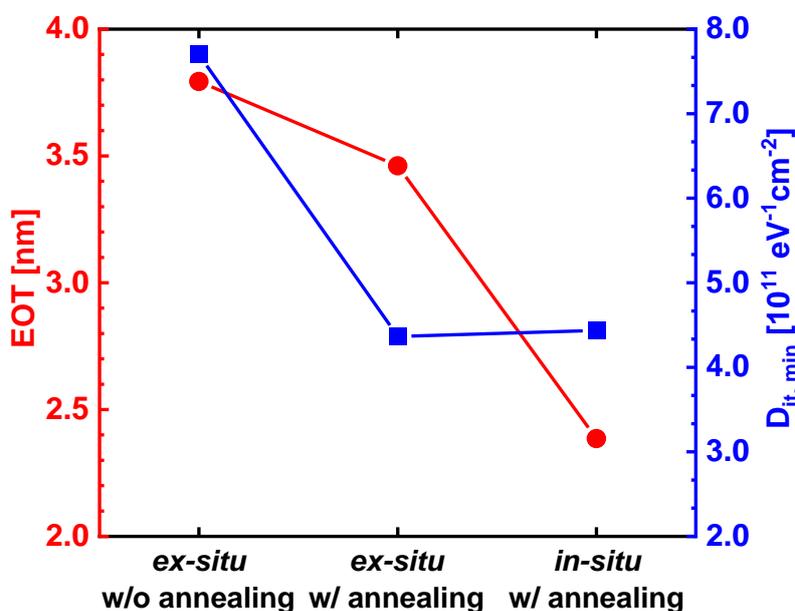


Fig. 3-8. *in-situ* プロセスによる EOT と D_{it} の変化

次に、*in-situ* プロセスを用いた Ge p-MOSFET を作製し、デバイスの評価を行った。 Y_2O_3/Ge p-MOSFET の I_S-V_G 特性を Fig. 3-9 に示す。測定した MOSFET のゲート長 L_G は 100 μm であり、ドレイン電圧 V_D はすべて -50 mV 印加した状態で測定した。また、ゲート電圧 V_G は -2.0 V から 1.0 V の範囲で測定し、閾値電

圧 V_T でそれぞれ補正してある。図より，すべての PDA 温度において 4 倍程度のオンオフ比が得られたことから，*in-situ* プロセスから Ge p-MOSFET の正常なデバイス動作が確認できた。オン電流に着目すると，PDA 400 °C の条件が最も高く，PDA 600 °C の条件が最も低い値を示した。次に，-1.0 V におけるオン電流からオン抵抗を計算した。各ゲート長 L_G におけるオン抵抗をプロットした結果を Fig. 3-10 に示す。このとき，ゲート幅 W_G は 50 μm で固定し，ゲート長 L_G を 3, 4, 6, 8, 10 μm と変化させて測定した。 R_{ON} - L_G 依存性における Y 軸切片は，ゲート長つまりチャネルの長さに依存しない値であり，S/D の寄生抵抗を表している。そして，すべての温度条件において Y 軸切片の差がほとんど見えないことから，寄生抵抗はほぼ同じ値であることが予想される。また，直線の傾きはゲート長に依存した抵抗値，つまりチャネル抵抗を表している。よって図より，PDA 600 °C の条件がその他の PDA 条件に比べて顕著に高いチャネル抵抗値を示していることがわかった。

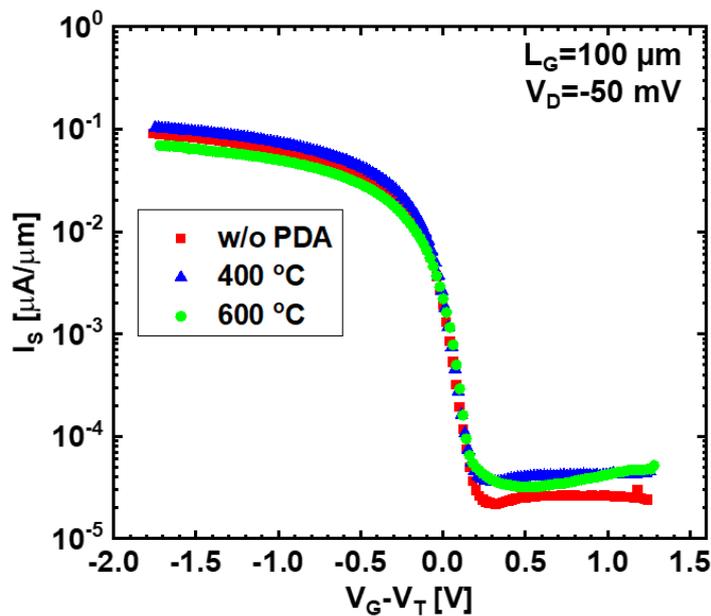


Fig. 3-9. 各温度における *in-situ* プロセス用いた Ge p-MOSFET における I_S - V_G 特性

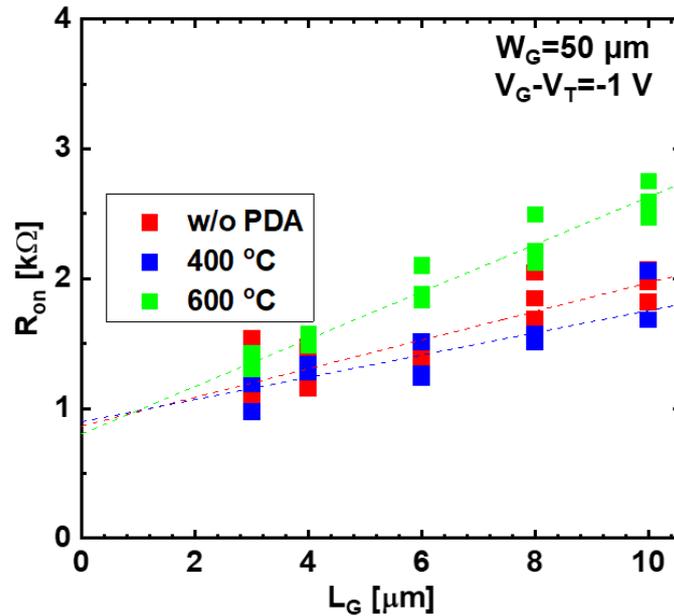


Fig. 3-10. 各温度における *in-situ* プロセス用いた Ge p-MOSFET のオン抵抗とチャンネル長の関係

次に p-MOSFET の実効移動度 μ_{eff} を求めた。 μ_{eff} は次式で求められる。

$$\mu_{eff} = \frac{g_d L}{W Q_n}$$

このとき、 g_d はドレインコンダクタンス、 Q_n は電荷密度を表している。 また g_d 、 Q_n はそれぞれ次式を用いて算出した。

$$g_d = \left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{GS} = constant}$$

$$Q_n = \int_{-\infty}^{V_{GS}} C_{GC} dV_{GS}$$

このとき、 C_{GC} は Fig. 3-11 に示すスプリット C - V 特性の最大値を使用した。 Fig. 3-12 に示す各温度条件における移動度のシートキャリア濃度依存性からは、 PDA 400 °C において $221.7 \text{ cm}^2/\text{Vs}$ の最も高い移動度が得られた。 これまでの結果を踏まえると、 400 °C の熱処理では熱処理を施していない条件と比較して、 界面準

位密度が低くなることで界面でのキャリアの散乱が抑制され、移動度が向上したことが予想される。一方で、600 °C の温度では何らかの要因でチャンネル抵抗が増大し、オン電流および移動度が減少したことが予想される。そこで、この要因明らかにし、それぞれの PDA 温度条件においてどのような MOS 構造が形成されるかを調べるために断面 TEM (Transmittance electron microscopy) による構造観察を実施した。

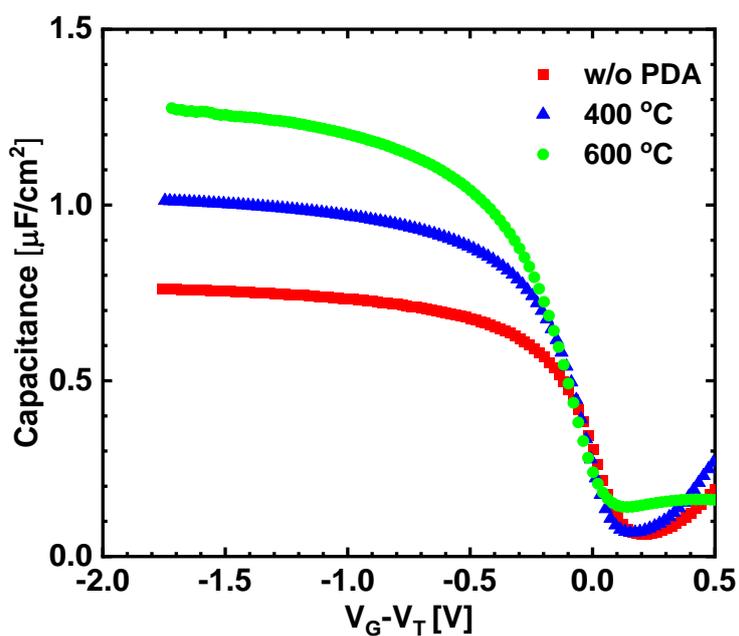


Fig. 3-11. *in-situ* プロセスによるスプリット $C-V$ 特性の温度比較

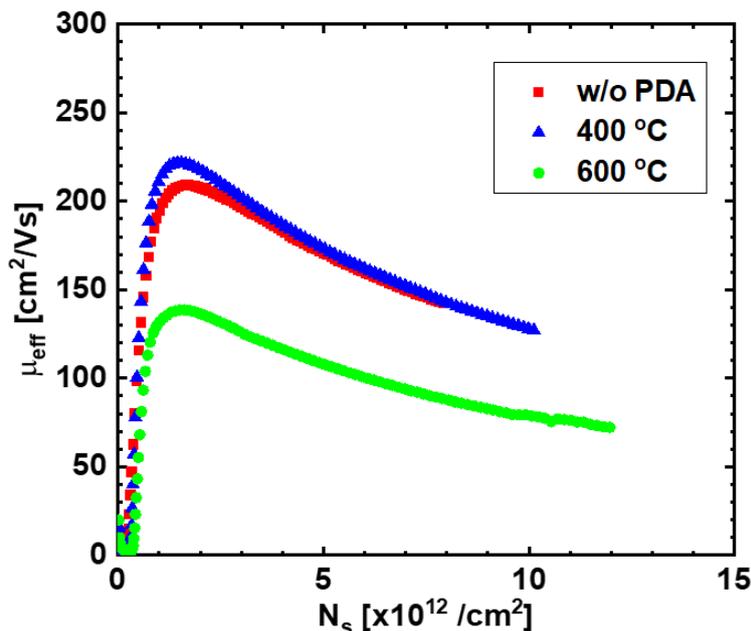


Fig. 3-12. *in-situ* プロセスによる実効移動度のシートキャリア密度依存性

Fig. 3-13 に断面 TEM 像と TEM-EDX (Energy dispersive X-ray spectroscopy)における定量マッピングの深さプロファイルを示す. TEM 像の結果から, 室温で堆積された Y_2O_3 はアモルファスな 2 層構造になっていることが確認された. このとき, TEM 像内に書き込まれている膜厚は界面の濃淡から視覚的に求められた値である. 初めに, PDA をしていない MOS 構造と $400\text{ }^\circ\text{C}$ の PDA 処理を施した MOS 構造を比較する. TEM 像と TEM-EDX をそれぞれ照らし合わせると, $400\text{ }^\circ\text{C}$ の熱処理によって Ge 基板側の酸化膜が薄くなっており, Y の含有量が多くなっていることがわかる. このことから, PDA をしていない試料では, Y_2O_3 堆積時の O_2 プラズマによって酸化された GeO_x が界面層として存在しており, $400\text{ }^\circ\text{C}$ の熱処理を施すことで, Y_2O_3 と GeO_x のミキシングが起こり, 界面層として Y- GeO_x 層が形成されたことが予想される. PDA をしていない試料では Y_2O_3 と GeO_x のミキシングが見られなかったことから, ミキシングにはある程度の熱が必要であることがわかった. また, 上部の酸化膜の膜厚は同じで下部の酸化膜の厚さのみ変化したことから, Y- GeO_x は GeO_x と比較して高密度な膜であることが予想される. Y 原子が GeO_x 中に拡散すると, Y 原子は O 原子を介して Ge 原子と結合するネットワークを構成する [11, 12]. このとき, 1 つの Y 原子に対して最大で 7 つの O 原子と結合ができる [13]. この Y-O 結合の形成によって, Y- GeO_x 膜が高密度化し, さらには GeO の熱脱離を抑制する堅牢なネットワークが形成できたと考えられる. そして, この Y- GeO_x 界面層の形成から界面準位密度

が低下し、移動度増加に寄与したことが考えられる。Y-GeO_x 界面層の形成は Y₂O₃ を絶縁膜として選択した狙い通りであり、Fig. 2-3, 2-4 の結果も踏まえて考えると、MOS 構造の耐熱性が向上していると言える。さらに、Y₂O₃ 膜中に Ta の拡散が見られる。Ta の酸化膜 Ta₂O₅ は誘電率が 20 以上と非常に高く [14]、Y₂O₃ 膜中に Ta が拡散することによって絶縁膜全体の誘電率が高くなることが予想される。実際に Fig. 3-8 において、*in-situ* プロセスによって EOT が低減されたことから Ta-Y₂O₃ が形成されていることが予想される。次に、PDA400 °C と 600 °C の条件を比較する。PDA600 °C の熱処理では、下部の酸化膜厚だけでなく上部の酸化膜厚も減少している。TEM-EDX から、上部の酸化膜は Ta の量が多くなっており、Ta が Y₂O₃ 膜中へ大きく拡散していることがわかった。さらに、下部の酸化膜は 400 °C と同じように Y の量が増加しているが、Ta の量も同様に増加している。通常、Y₂O₃ は 500 °C – 600 °C で結晶化するとされているが [13, 14]、TEM 像からは結晶格子が見えないことから Ta が Y₂O₃ 中に拡散していることが予想できる。このことから、PDA400 °C の条件ではメタルゲートである Ta が Y₂O₃ 膜中へのみ熱拡散を起こし、Ta-Y-Ge-O のネットワークを形成することで、界面準位密度を劣化させることなく EOT を減少させたが、PDA 600 °C の条件では界面層にまで Ta が熱拡散するためチャネル抵抗の増大と移動度の劣化を招いたことが予想される。

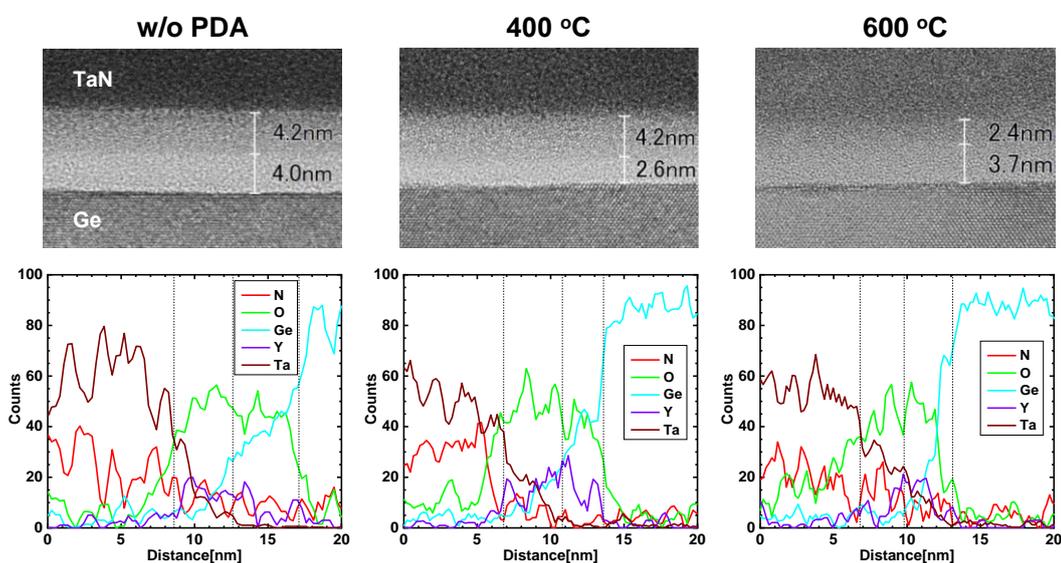


Fig. 3-13. 各温度条件における MOS 構造の断面 TEM 像と TEM-EDX の深さプロファイル

3.1.4 まとめ

本研究では, ゲート絶縁膜とゲート電極を高真空中で連続堆積させる *in-situ* プロセスにより異なるプロセスで形成したゲートスタック構造から, TaN/Y₂O₃/Ge MOS キャパシタと p-MOSFET を作製し, 良好な界面特性の実証を目的として実験を実施した. 得られた知見について以下にまとめる.

MOS キャパシタの測定結果から, GeO の熱脱離が起こる高温での熱処理を施した Y₂O₃/Ge 界面は Y₂O₃ と Ge 表面に形成された GeO_x がミキシングを起こし界面準位の低い界面層の形成することを確認した. さらには, *in-situ* プロセスによって, 低い界面準位密度を維持しながら, 酸化膜全体の EOT が減少し, MOSFET の性能向上のための優位性を明らかにした. MOSFET の作製からは, 400 °C の熱処理において, 界面準位密度の低減から移動度が向上することを明らかにした. さらには, TEM による MOS 構造の観察と元素解析を行い, 熱処理温度によって Y₂O₃ 膜中への Ta の熱拡散深さが変わり, 界面層である Y-GeO_x 層に熱拡散が起こらなければ, 界面準位密度を劣化させることなく EOT を減少させることを明らかにした.

以上にまとめられた本研究の成果により, Y₂O₃ と *in-situ* プロセスを適用した Ge MOS 構造は, 耐熱性の向上から GeO_x を安定化させ, 熱安定性の高いゲートメタルを使用することで, より熱的に堅牢な MOS 構造が期待できる結果を示した.

3.2 表面活性化プロセスによるミキシングの促進

3.2.1 実験方法

Fig. 3-14 に Ge MOS キャパシタのプロセスフローとその概略図を示す. 初めに, 抵抗率 $0.01 \Omega\text{cm}$ の p 型 Ge (100) 基板を化学洗浄後, 超高真空 RTA (Rapid thermal annealing) 装置 (背圧 1×10^{-8} Torr) に導入し, 高純度 N_2 中 640°C での RTA 処理により Ge 活性化表面を得た [15]. その後, Fig. 3-2 と同様のプロセスで MOS 構造を作製した. 堆積条件は, 流量比 $\text{Ar}/\text{O}_2=50/50$, 出力 100 W で 3 分間の Y_2O_3 を堆積, $\text{Ar}/\text{N}_2=100/16$, 出力 100 W で 10 分間堆積 TaN を堆積した. 作製した MOS 構造には, N_2 中 400°C で 10 分間の PDA 処理を施した. その後, MOS キャパシタを作製し, N_2 中 350°C で 30 分間の PMA (Post metallization annealing) 処理を施した. 比較のために RTA 処理をせず, 化学洗浄後の自然酸化膜上に同様なゲートスタックを堆積したものも準備した.

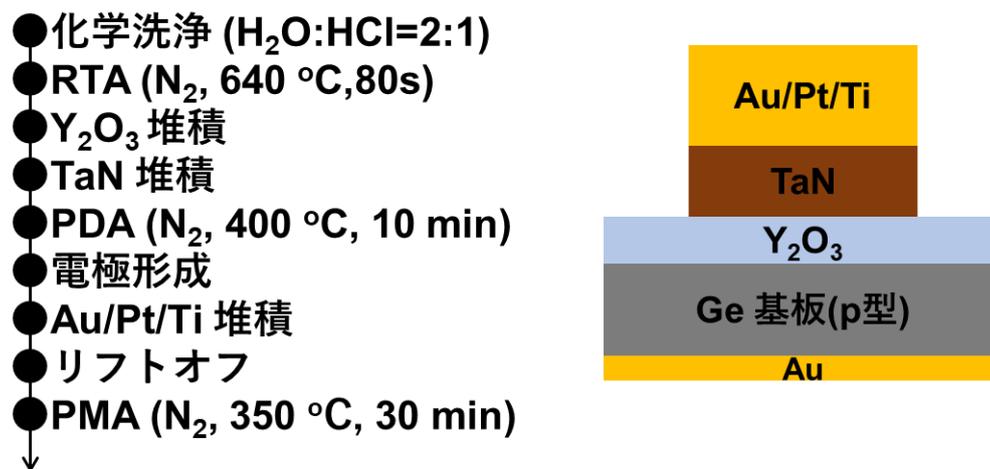


Fig. 3-14. 表面清浄化プロセスによる TaN/ Y_2O_3 /Ge MOS キャパシタのプロセスフローと概略図

次に, MOSFET の作製方法を示す (Fig. 3-15). MOS 構造作製後, TaN をドライエッチングすることでゲートを形成し, Y_2O_3 をウェットエッチングすることでコンタクト兼ソース/ドレインを形成した. 露出した Ge 表面に Ni を堆積し, N_2 中 350°C で 1 分間熱処理によって合金化することで S/D を低抵抗化した. 最後に裏面のコンタクトを取るために, Au をスパッタした.

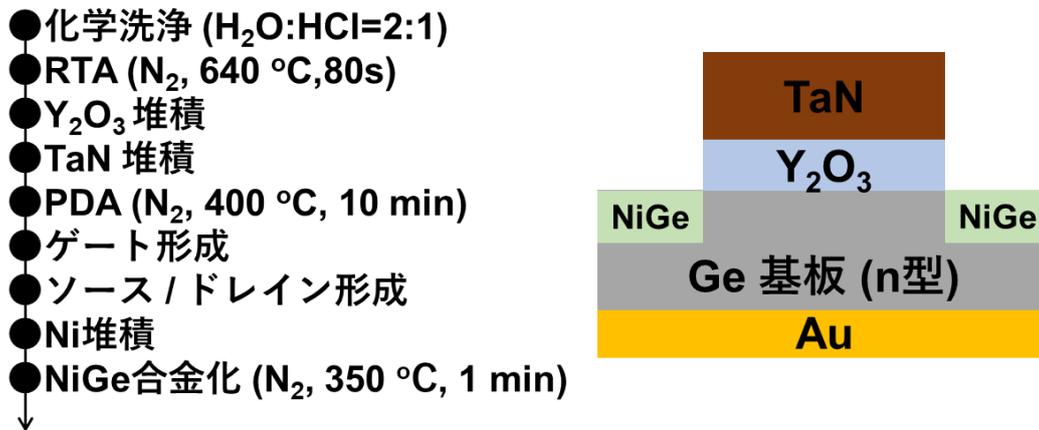


Fig. 3-15. 表面活性化プロセスによる TaN/Y₂O₃/Ge MOSFET のプロセスフローと概略図

3.2.2 表面活性化プロセス

本研究では、提案した表面活性化プロセスの説明を以下に示す。我々は、良好な界面特性を得るための重要な制御要素として、絶縁膜堆積前の基板表面状態に注目した。これは、プロセス的脆弱性を有している GeO_x をあらかじめ熱脱離させ、Ge 基板表面を平坦化することが狙いである。Fig. 3-16 では Ge 基板表面を化学的洗浄した後に、超高純度 H₂, O₂, N₂ の異なる雰囲気ガス中で熱処理を施した Ge 基板表面の AFM 像を示している [15, 16]。まず H₂ 雰囲気での熱処理では、Ge 原子の表面拡散が阻害されてしまい、比較的高温で表面にステップテラス構造が形成されることが報告されている。次に O₂ 雰囲気での熱処理では、基板の表面酸化反応が起こらず、表面でエッチングが起こるように他の雰囲気ガスよりも低圧で熱処理を行っている。その結果、低温では他の雰囲気ガスよりも表面平坦性が改善されるが、高温になるにつれてステップ端でのエッチングが大きくなることから、表面が荒れることが報告されている。最後に N₂ 雰囲気での熱処理では、Ge 原子の表面拡散が促進されたことから H₂ よりも低温でステップテラスが形成され、他の雰囲気ガスよりも低い表面粗さを実現できることが報告されている。図から、H₂ 中で 720 °C の熱処理条件と O₂ 中で 640 °C 以上の熱処理条件においてステップテラス構造から平坦な Ge 表面が実現できている。本研究では、RTA 炉の高温化を防ぐため、高純度 N₂ 雰囲気中 640 °C で 80 秒間の条件で Ge 基板を熱処理することを表面活性化プロセスと呼ぶ。この表面活性化プロセスによって露出した Ge 表面に Y₂O₃ を堆積させる。この時 Y₂O₃ は反応性スパッタによって堆積されるため、O₂ プラズマによって Ge 基板上に平坦か

つ活性化した GeO_x を形成させる．そして， Y_2O_3 と GeO_x のミキシングを促進させ，高品質な Ge MOS 構造を作製することを目指し，実験を行った．

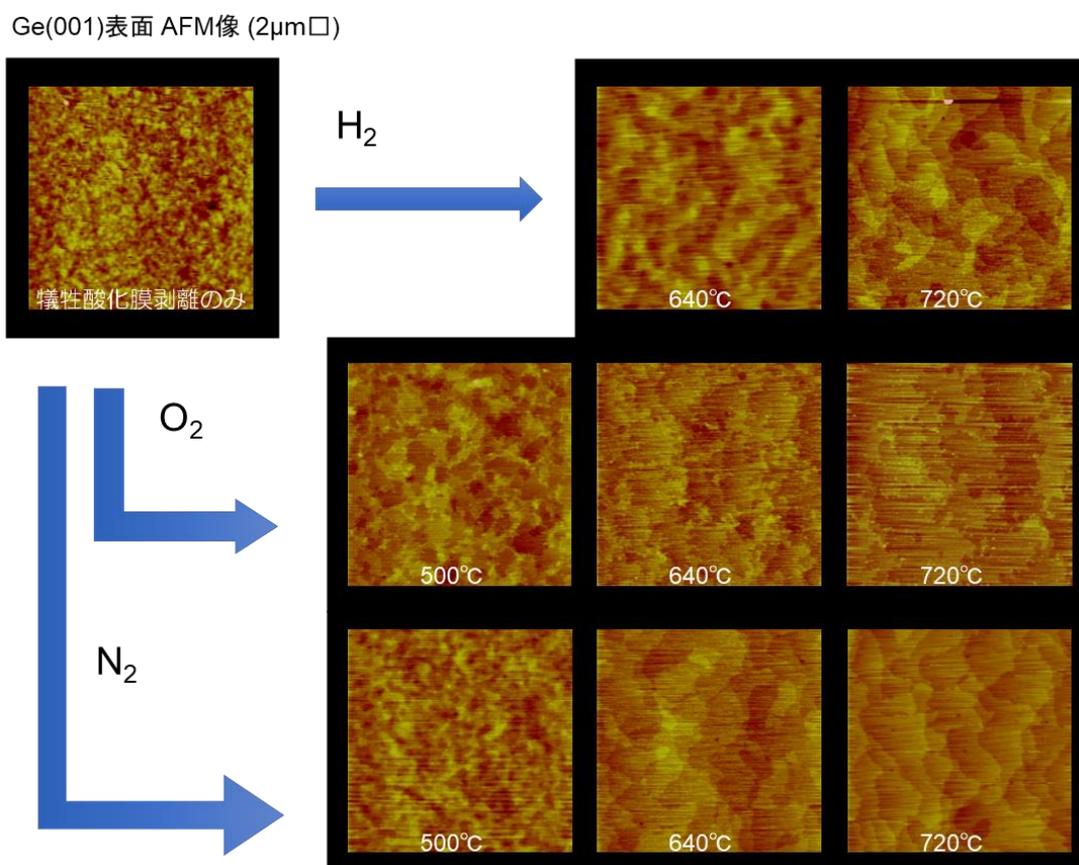


Fig. 3-16. 熱処理による Ge 清浄表面の AFM 像 [14]

3.2.3 実験結果及び考察

Ge 表面活性化プロセスを施した MOS キャパシタの $C-V$ 特性を Fig. 3-17 に示す． $C-V$ 測定は，ゲートバイアスを 1.5 V から -1.5 V へスイープさせ，100 Hz から 1 MHz まで周波数を 10 倍ずつ増加させて測定した．図から，表面活性化プロセスから作製した MOS 構造においても良好な $C-V$ 特性が得られ，表面活性化プロセスによってヒステリシスがやや減少していることがわかった．また，ゲートバイアス -1.5 V，周波数が 100 kHz の場合の容量値を C_{ox} とし，2 つの条件で比較すると，表面活性化処理を行うことで C_{ox} が $0.98 \mu\text{F}/\text{cm}^2$ から $0.72 \mu\text{F}/\text{cm}^2$ に減少したことがわかった．

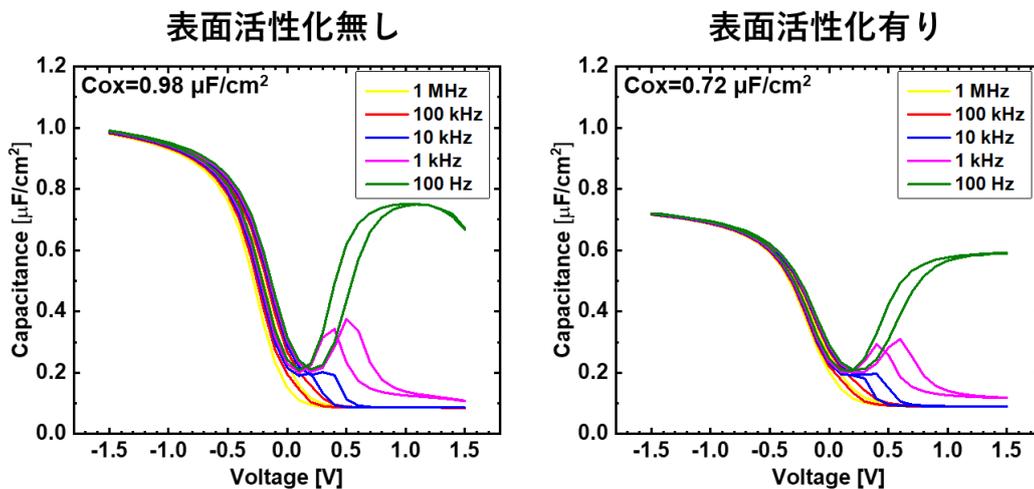


Fig. 3-17. 表面活性化における TaN/Y₂O₃/Ge MOS キャパシタの C - V 特性の比較

次に、コンダクタンス法によって測定した D_{it} のゲートバイアス依存性を Fig. 3-18 に示す。周波数は 10 Hz-1 MHz の範囲でゲートバイアスは 0.1 – 0.5 V をそれぞれ印可した。 D_{it} 算出には、 C - V 測定から求めた 100 kHz での C_{ox} を用いて Fig. 3-8 と同様に計算した。図より、表面活性化有り無し両方の D_{it} は低バイアスになるにつれて減少する傾向にあり、それぞれの最小値は、表面活性化無しの場合が $3.7 \times 10^{11} \text{ eV}^{-1} \text{ cm}^{-2}$ で表面活性化有りの場合が $2.7 \times 10^{11} \text{ eV}^{-1} \text{ cm}^{-2}$ となった。このことから表面活性化によって D_{it} が低減され、界面準位密度の低い良好な界面が形成されることがわかった。

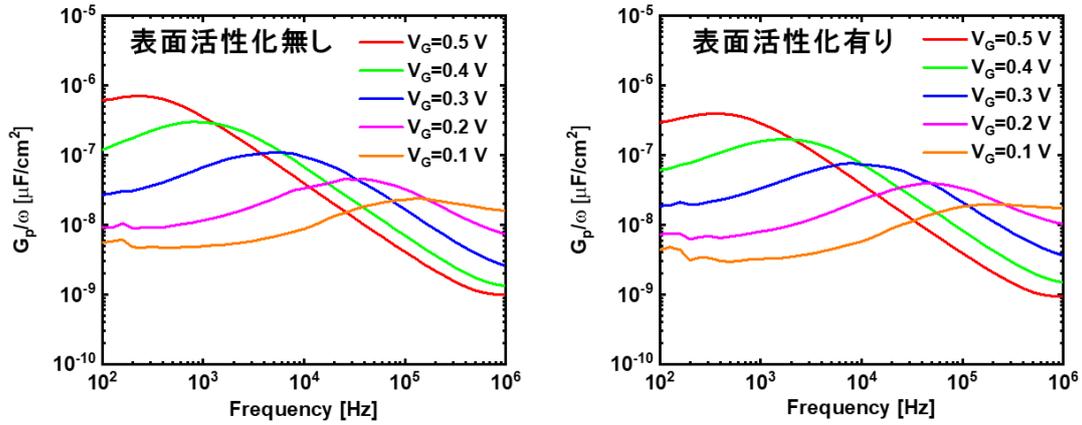


Fig. 3-18. 表面活性化におけるコンダクタンスカーブ

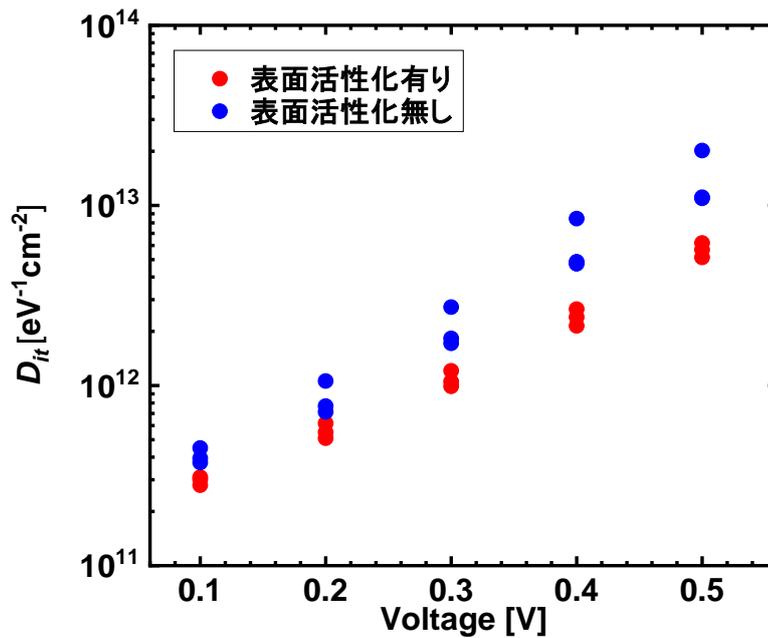


Fig. 3-19. 表面活性化における D_{it} のバイアス依存性

Fig. 3-20 に試作した p-MOSFET のデバイス特性を示す. (a)は I_s - V_G 特性を, (b)は移動度を比較評価するために自己コンダクタンス G_m に CET (Capacitance equivalent thickness) を掛け合わせたものをプロットした. 測定したデバイスはゲート長 L_G が $6 \mu\text{m}$ でゲート幅 W_G が $400 \mu\text{m}$ のサイズであり, ドレイン電圧 V_D は -50 mV 印可した. 表面活性化プロセスからのデバイスが正常に動作して

いることを確認した。また、オンオフ比は桁での変化が見られなかったが、表面活性化をしたほうがオフ電流が下がり、SS (Subthreshold slope) が低くなることがわかった。これは Fig. 3-19 で示した D_{it} と同様に表面活性化によって界面準位が低減したことを意味している。また、表面活性化をした場合にオン電流がやや減少した原因は、Fig. 3-17 で示された C_{ox} が減少した結果を踏まえて、酸化膜全体の厚さが増加したことが予想される。次に、縦軸を G_m と CET の積、横軸をゲートバイアスとしてプロットした。図より、表面活性化によって相対的な移動度が向上することがわかった。 D_{it} の低下からクーロン散乱が抑制され、低電界側で移動度の向上が見られたと考えられる。

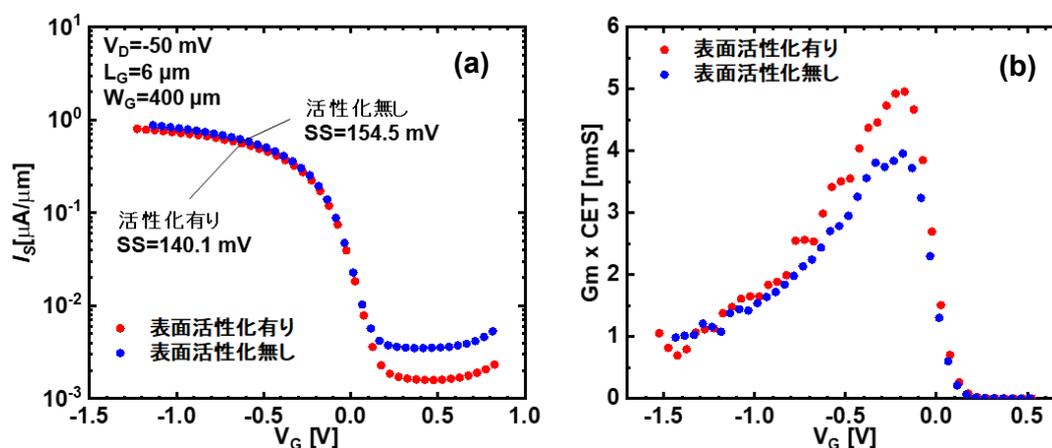


Fig. 3-20. 表面活性化による Ge MOSFET のデバイス特性 (a) I_S - V_G 特性, (b) $G_m \times CET$ のゲートバイアス依存性

Fig. 3-21 に MOS 構造の断面 TEM 画像を示す。このとき、MOS 構造は TaN を堆積させた直後の状態の試料 (PDA 処理を施していない試料) を観察した。TEM 像より、 Y_2O_3 酸化膜は 2 層構造から成っている。また、表面活性化を施すことによって Y_2O_3/Ge 界面が平坦化されていることが視覚的にわかった。これは、 Y_2O_3 堆積前の Ge の熱処理によって GeO_x が熱脱離し、Ge のステップテラス構造形成から表面平坦化されたことが間接的に予想できる。下の拡大図からは、表面活性化によって Ge 基板側の界面層が厚くなっていることがわかった。これは、Fig. 3-17 の C_{ox} の値が減少した結果と一致している。次に、膜の組成を調べるために、TEM-EDX の深さプロファイルを行った (Fig. 3-22)。視覚的に理解しやすいよう、Fig. 3-21 の拡大 TEM 像も併せて示す。表面活性化をしていない場合、Ge 基板側の界面層は Y の量がほとんど見られず、 GeO_x 層が形成されているこ

とが予想される。ゆえに、堆積された Y_2O_3 層と GeO_2 層とが比較的明瞭に分離されている状態である。これは、化学洗浄後の Ge 表面が O_2 プラズマにさらされることによって形成された GeO_x 由来の界面層に、 Y_2O_3 膜が堆積していると理解できる。この結果は Fig. 3-13 の結果と同じであり、反応性スパッタによる Ge 基板上への Y_2O_3 堆積の場合、熱処理を施さなければ Y_2O_3 と GeO_x のミキシングはほとんど起こらないことの再現性が見られた。それに対して、表面活性化を施した試料は、界面層だけでなく TaN 側の Y_2O_3 層にも Ge が大きく拡散し、Y- GeO_x 層が形成されていることがわかった。一方で、Y も界面層に拡散していることが見て取れる。これは、表面活性化処理を行うことで活性化された Ge 表面が瞬間的にプラズマ酸化され、そこへ Y_2O_3 膜が堆積されることでバルク Ge、 GeO_x 、 Y_2O_3 が過剰なミキシング反応を起こしたことが予想される。その結果、TaN 側に Ge がドーパされた Y_2O_3 層が形成され、Ge 基板側には Y がドーパされた GeO_x 層が形成された。界面層膜厚が 3.3 nm にまで増加したこともミキシングによる厚膜化であると考えられる。したがって、通常のプロセスでは熱処理を加えなければ Y_2O_3 と GeO_x のミキシングは起こらないが、表面活性化プロセスによってミキシングが促進されることが明らかとなった。

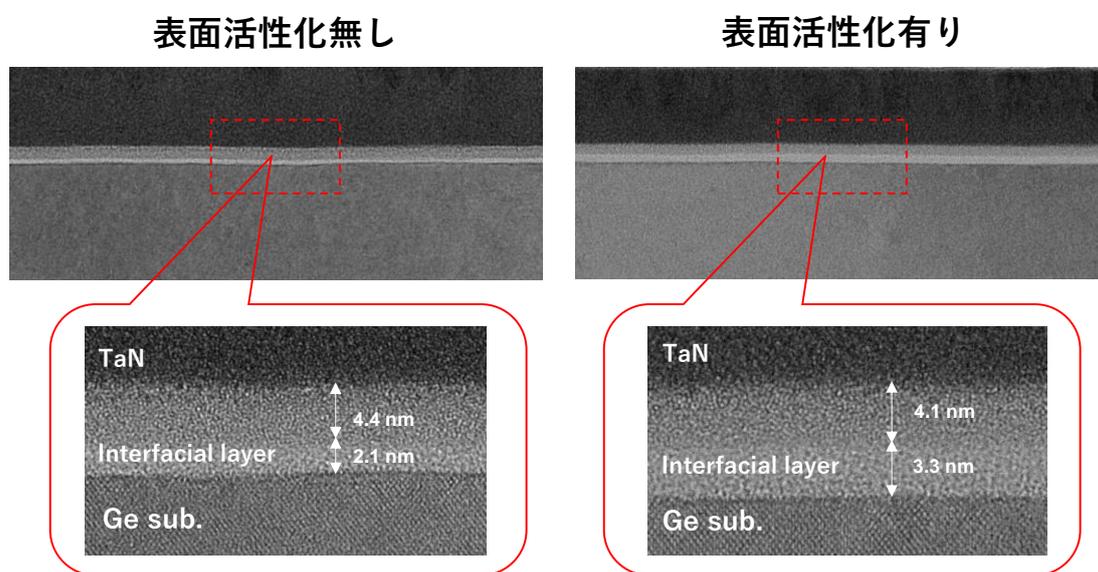


Fig. 3-20. 表面活性化プロセスにおける MOS 構造の断面 TEM 像

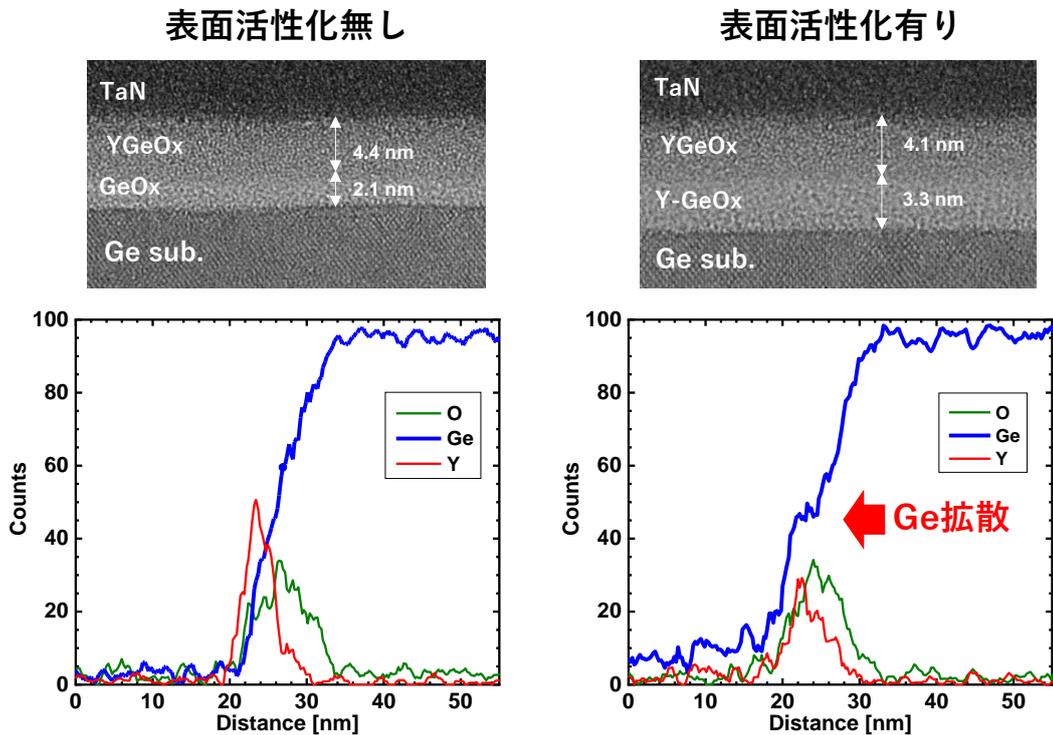


Fig. 3-21. 表面活性化における MOS 構造の断面 TEM 像と TEM-EDX の定量

最後に、表面活性化プロセスのメカニズムについて議論する (Fig. 3-22). 初めに、HCl による化学的洗浄後、Ge 表面が大気に曝されるため、一定時間放置していると基板表面に不均一な自然酸化膜が形成される. 次に、基板活性化プロセスの比較的高温の熱処理によって自然酸化膜が脱離され、凸凹のある基板表面上で Ge 原子のマイグレーションが起こり、ステップテラス構造が形成され Ge 表面が極限まで平坦化される. この時、Ge 基板表面は、ダングリングボンドを有する活性化状態である. この表面活性化された Ge 表面に Y_2O_3 の堆積雰囲気である O_2 プラズマにより GeO_x が形成された直後に、 Y_2O_3 を堆積することによって Y_2O_3 と GeO_x でミキシング反応が発生する. さらに、このミキシング反応はバルク Ge を巻き込んで表面近傍の Ge を消費し、 Y_2O_3 絶縁膜中に Ge 原子が拡散することによって比較的厚膜の Y- GeO_x の界面層が形成される. また、形成された界面層と Ge 基板の界面は荒れることなく平坦化を維持したままミキシングが起こる. それにより、界面準位密度の低い良好な界面が形成できた. したがって、表面活性化プロセスは、熱処理によって GeO_x と Y_2O_3 をミキシングして形成される界面層とは異なり、熱処理を行うことなく、より良質かつ平坦な界面が形成できる新たな界面形成プロセスである.

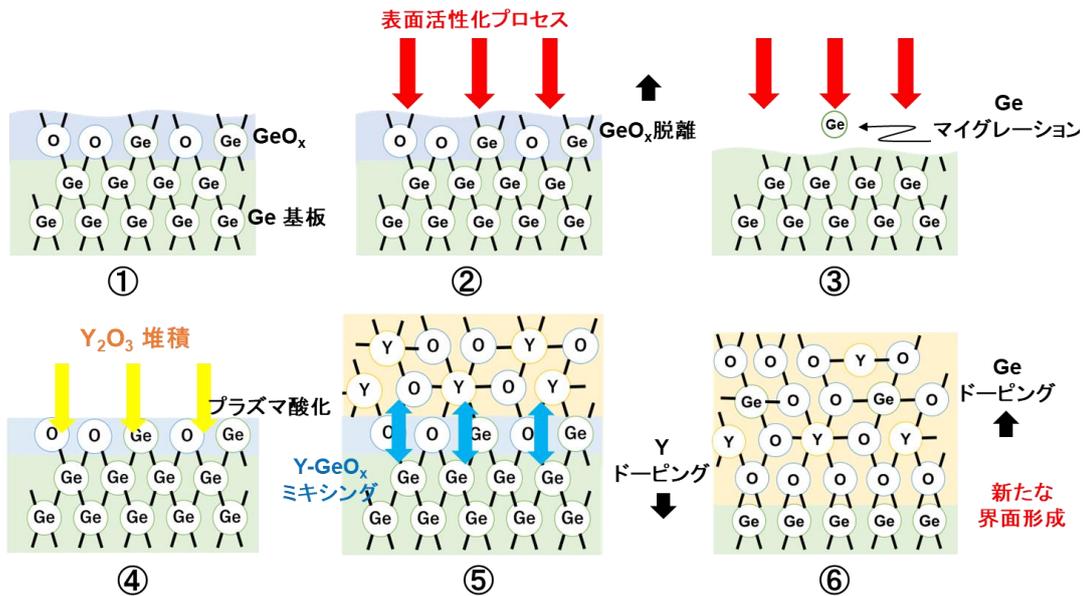


Fig. 3-22. 表面プロセスにおける界面反応の予想モデル

3.2.4 まとめ

本研究では、 Y_2O_3 堆積前に Ge へ高温熱処理を施す表面活性化プロセスを用いて形成したゲートスタック構造から、TaN/ Y_2O_3 /Ge MOS キャパシタと p-MOSFET を作製し、表面活性化プロセスが界面特性および電気特性に与える影響について評価した。得られた知見について以下にまとめる。

MOS キャパシタの測定から、表面活性化によって C_{ox} が低下し、比較的低い界面準位密度が得られることを明らかにした。また、表面活性化プロセスから Ge p-MOSFET を作製し、デバイスのオンオフ動作を確認した。さらに、クーロン散乱の抑制から高移動度化が見込まれる結果を示した。

表面活性化プロセス後の Y_2O_3 /Ge 界面状態を TEM により観察した結果、界面層が厚膜化することがわかった。さらに、 Y_2O_3 と Ge が室温でミキシングし、Y- GeO_x を形成することを明らかにした。これは高温処理によって活性化された Ge 表面に Y_2O_3 の堆積雰囲気である O_2 プラズマで形成された GeO_x と Y_2O_3 のミキシング反応が促進されたためであると考えられる。

以上に示した結果から、表面活性化プロセスによって界面層の厚膜化や Y_2O_3 膜への Ge 拡散で誘電率を下げる方向に働く一方で、界面は従来の堆積手法では得られないミキシング反応によって生成された新たな界面が形成されることを明らかにした。言い換えると、Y- GeO_x 酸化膜の直接合成であり、プロセス的に

不安定な GeO_x を形成しない点で界面形成技術として新たなアプローチとなりうる。

参考文献

- [1] 石井 寛仁, 修士論文 「Ge MOS 構造の界面特性に向けた新プロセスの研究」 東京理科大学 (2021).
- [2] T. Maeda, T. Yasuda, M. Nishizawa, N. Miyata, Y. Morita, and S. Takagi, Pure germanium nitride formation by atomic nitrogen radicals for application to Ge metal-semiconductor structures, *J. Appl. Phys.* 100 (2006) 014101-1-7.
DOI: 10.1063/1.2206395
- [3] T. Nishimura, C. H. Lee, T. Tabata, S. K. Wang, K. Nagashio, K. Kita, and A. Toriumi, High-Electron-Mobility Ge n-Channel Metal-Oxide-Semiconductor Field-Effect Transistors with High-Pressure Oxidized Y₂O₃, *Appl. Phys. Express*, 4 (2011) 064201-1-3.
DOI: 10.1143/APEX.4.064201
- [4] O. Bethge, C. Zimmermann, B. Lutzer, S. Simsek, J. Smoliner, M. Stöger-Pollach, C. Henkel, and E. Bertagnolli, Effective reduction of trap density at the Y₂O₃/Ge interface by rigorous high-temperature oxygen annealing, *J. Appl. Phys.* 116 (2014) 214111-1-7.
DOI: 10.1063/1.4903533
- [5] D. K. Schroder, SEMICONDUCTOR MATERIAL AND DEVICE CHARACTERIZATION, 3rd ed. (Wiley Interscience, 2005).
- [6] X. Wang, T. Nishimura, T. Yajima, and A. Toriumi, Thermal oxidation kinetics of germanium, *Appl. Phys. Lett.* 111 (2017) 052101-1-4.
DOI: 10.1063/1.4997298
- [7] C. Lu, C. H. Lee, W. Zhang, T. Nishimura, K. Nagashio, and A. Toriumi, Structural and thermodynamic consideration of metal oxide doped GeO₂ for gate stack formation on germanium, *J. Appl. Phys.* 116 (2014) 174103-1-8.
DOI: 10.1063/1.4901205
- [8] L. K. Chu, W. C. Lee, M. L. Huang, Y. H. Chang, L. T. Tung, C. C. Chang, Y. J. Lee, J. Kwo, and M. Hong, Metal-oxide-semiconductor devices with molecular beam epitaxy-grown Y₂O₃ on Ge, *J. Cryst. Growth* 311 (2009) 2195-2198.

DOI: 10.1016/j.jcrysgro.2008.10.069

[9] Y. Seo, T. I. Lee, C. M. Yoon, B. -E. Park, W. S. Hwang, H. Kim, H. -Y. Yu, and B. J. Cho, The impact of an Ultrathin Y_2O_3 Layer on GeO_2 Passivation in Ge MOS Gate Stacks, *IEEE Trans. Electron Devices* 64 (2017) 3303-3307.

DOI: 10.1109/TED.2017.2710182

[10] D. G. Kim, D. S. Kwon, J. Kim, H. Seo, T. K. Kim, W. Lee, and C. S. Hwang, Trap Reduction through O_3 Post-Deposition Treatment of Y_2O_3 Thin Films Grown by Atomic Layer Deposition on Ge Substrates, *Adv. Electron. Mater.* 7 (2021) 20000819-1-11.

DOI: 10.1002/aelm.202000819

[11] H. Li, J. Robertson, and Y. Okuno, Effect of metal additions to quality on Ge/ GeO_2 interfaces, *J. Appl. Phys.* 120 (2016) 134101-1-8.

DOI: 10.1063/1.4963751

[12] H. Li, and J. Robertson, Yttrium passivation of defect in GeO_2 and GeO_2/Ge interfaces, *Appl. Phys. Lett.* 110 (2017) 032903-1-5.

DOI: 10.1063/1.4974291

[13] A. Toriumi, and T. Nishimura, Germanium COMS potential from material and process perspectives: Bemoore positive about germanium, *Jpn. J. Appl. Phys.* 57 (2018) 010101-1-44.

DOI: 10.7567/JJAP.57.010101

[14] C. H. Lee, T. Nishimura, T. Tabata, S. K. Wang, K. Nagashio, K. Kita, and A. Toriumi, Ge MOSFETs performance: Impact of Ge interface passivation, *2010 International Electron Devices Meeting* (2010) 18.1.1 – 18.1.4.

DOI: 10.1109/IEDM.2010.5703384

[13] C. Lu, C. H. Lee, W. Zhang, T. Nishimura, K. Nagashio, A. Toriumi, Enhancement of thermal stability and water resistance in yttrium-doped GeO_2/Ge gate stack, *Appl. Phys. Lett.* 104 (2014) 092909-1-4.

DOI: 10.1063/1.4868032

[14] X. M. Wu, P. K. Wu, T. M. Lu, and E. J. Rymaszewski, Reactive sputtering deposition

of low temperature tantalum suboxide thin films, *Appl. Phys. Lett.* 62 (1993) 3264-3266.
DOI: 10.1063/1.109094

[15] Y. Morita, T. Maeda, H. Ota, W. Mizubayashi, S. O'uchi, M. Masahara, and K. Endo, Novel Wafer-Scale Uniform Layer-by-Layer Etching Technology for Line Edge Roughness Reduction and Surface Flattening of 3D Ge Channels, IEDM (2015) 390-393.
DOI: 10.1109/IEDM.2015.7409703

[16] T. Nishimura, S. Kabuyanagi, W. Zhang, C. H. Lee, T. Yajima, K. Nagashio, and A. Toriumi, Atomically flat planarization of Ge(100), (110), and (111) surfaces in H₂ annealing, *Appl. Phys. Express* 7, (2014) 051301-1-3.
DOI: 10.7567/APEX.7.051301

第四章

In₂O₃ 系透明導電性酸化膜を用いた表面照射型 Ge 光デバイスの検討

本章では, 初めに n/p 両方の Ge を用いて TCO/Ge 接合のダイオードを作製し, ショットキー接合が形成されるかを確認した. その後, TCO/Ge ショットキーフォトダイオードの光応答性を調査した. また, 波長 800-1800 nm の近赤外域光を照射し, 感度特性の調査をした. 最後に測定結果と TEM 像による界面構造の観察から, TCO/Ge 構造の光学的な利点について議論する.

4.1 実験方法

4.1.1 デバイス作製

Fig. 4-1 に作製した TCO/Ge フォトダイオードのプロセスフローと概略図を示す。抵抗率 $0.1 \Omega\text{cm}$ 程度の p 型および n 型 Ge (100) 基板，それぞれアセトン溶液と BHF (Buffered hydrogen fluoride) で化学洗浄し，カーボンコンタミと Ge 自然酸化物を除去した。次に Ge 基板上に素子分離用の SiO_2 層を，PE-CVD (Plasma-enhanced chemical vapor deposition) を用いて 300°C で成長させた。その後，受光部 ($120 \mu\text{m} \times 100 \mu\text{m}$) となる Ge 表面を SiO_2 エッチングで露出し，TCO 膜を堆積した。TCO は，Ce と H をドーピングしたアモルファス In_2O_3 膜を，Ar, O_2 , H_2O の混合ガス雰囲気中，RPD (Reactive plasma deposition) 法によって 100 nm 室温堆積した [1]。その後，固相結晶化のために， N_2 中の 250°C で 30 分間熱処理を施した。これによって，TCO は $1.87 \times 10^{-4} \Omega\text{cm}$ にまで低抵抗化した [2]。次に，電子ビーム蒸着法により上部電極として Au/Ti を蒸着し，裏面電極として Au を裏面電極としてスパッタした。最後に N_2 中の 250°C で 30 分間の PMA 処理を行った。受光部上部に光を照射し，上下の電極にプローブを当てることで光学測定を行った。Fig. 4-2 に実際のデバイス写真を示す。照射光は受光部の中央に手動で位置を合わせた。

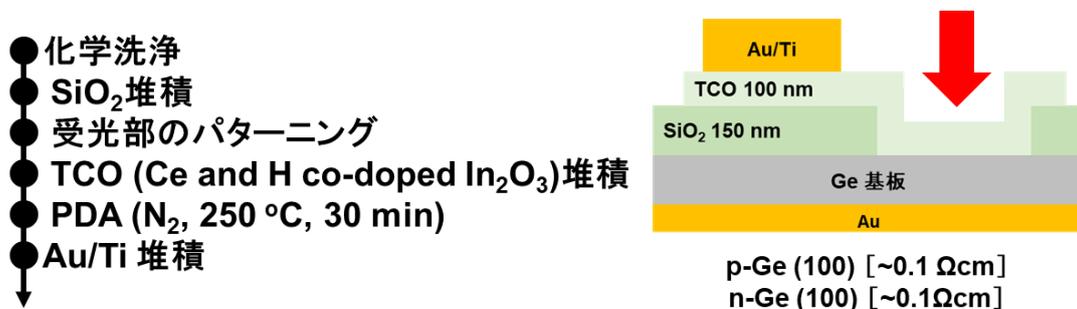


Fig. 4-1. TCO/Ge ショットキーフォトダイオードのプロセスフローと概略図

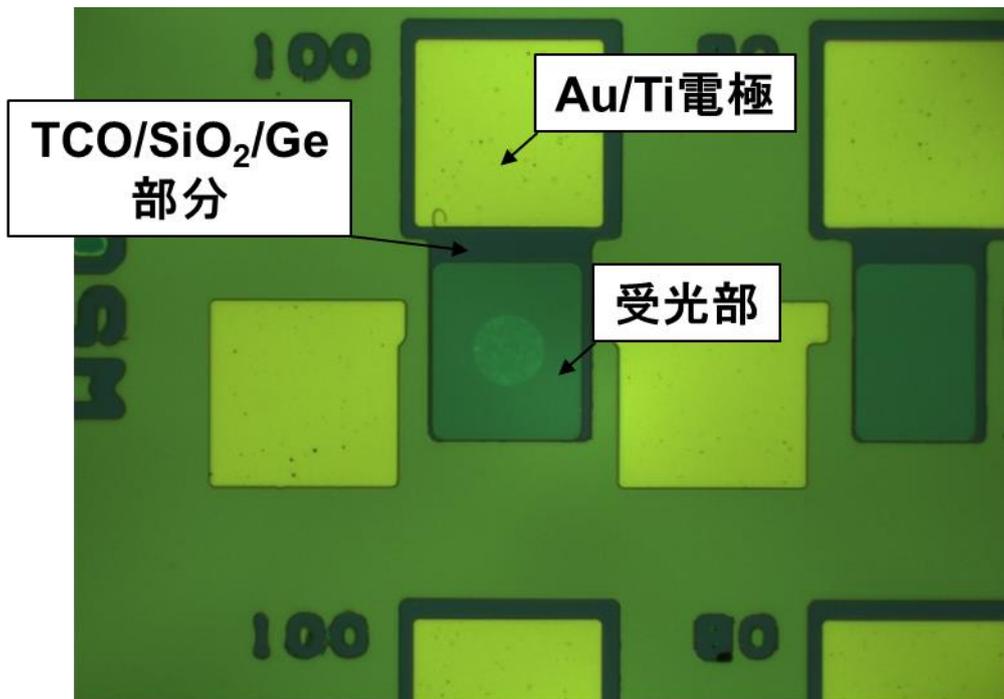


Fig. 4-2. 光を照射したデバイス図

4.1.2 光学測定系

TCO/Ge ショットキーフォトダイオードの測定装置を Fig. 4-3 に示す [3]. この装置は赤外光照射用光学システム装置であり、カスケードマイクロテック社製セミアートプローバシステム (Model: PA-300) に増設したもので、赤外線照射光を試料の微小領域に照射することで受光素子の性能評価が可能である. 赤外域の光源は、NKT Photonics 社のスーパーコンティニューム光源 (SuperK EVO) を使用した. スーパーコンティニューム光は、ピコ秒、フェムト秒レーザなどの長短パルスレーザから出射する高強度のパルス光を光ファイバに入射して発生させる. このような高強度の光を光ファイバに入射すると、事故位相変調、相互位相変調、ラマン散乱などの非線形効果が引き起こされ、非常に広い波長範囲にわたって位相の揃った強い光が発生する. この原理を利用した光源をスーパーコンティニューム光源という. また、カバー波長域は光ファイバの材料に強く依存する. 本実験では石英のファイバを使用し、そのカバー波長域はおおよそ 400 - 2400 nm である. スーパーコンティニューム光源によって発生した光は、モノクロメータに入る. モノクロメータはコンピュータと接続されており、コンピュータ上で任意の波長を選択することで、入射光は回折格子によって目的の波長に分光される. その後、光ファイバを通り、コリメータで再度集光させ、ハーフ

ミラーで反射させることによってデバイス表面への光照射を可能とする。照射光にはその波長の半波と倍波が含まれているため、LPF (Long pass filter) や SPF (Short pass filter) によって遮断した。また、本研究では検出した光電流の照射パワー依存性を確認するため、コリメータとハーフミラー間に ND (Neutral density) フィルターを挿入することで波長を変えずに照射パワーの調節を行った。照射パワーはデバイス測定後に Ge ディテクタを対物レンズ直下に設置することで測定した。そのため、本研究の測定波長は Ge の光検出波長帯に依存しており、波長 800 - 1800 nm における光学測定をした。

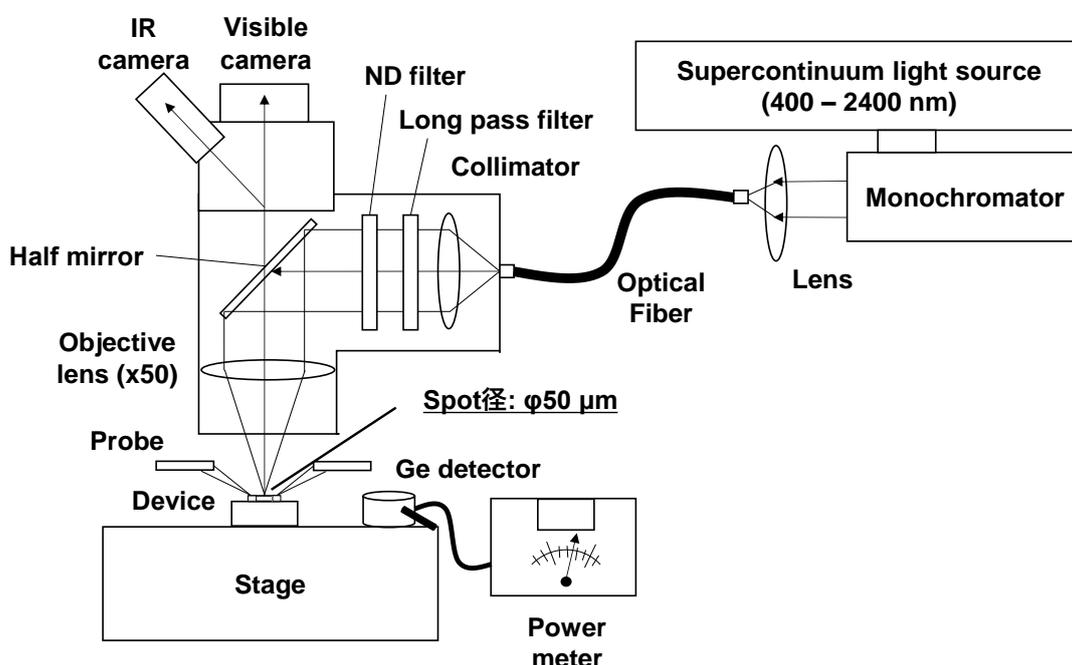


Fig. 4-3. 光学測定装置 [3]

4.2 実験結果および考察

4.2.1 TCO/Ge 界面の観察

初めに TCO の固相結晶化を確認するために、SIM (Scanning ion microscopy) 像による TCO/Ge 構造の表面観察を行った (Fig. 4-4). 左が TCO 堆積直後で右が固相結晶化後の TCO 表面である。固相結晶化によって結晶核が大きくなっており、Grain boundary が明瞭に観察できる。SIM 像は試料表面にイオンビーム照射から放出された二次電子を信号としており、結晶粒界の結晶方位や結晶の密度を視

覚的に観察することができる。そのため、固相結晶化熱処理後の TCO 表面が全体的に固相結晶化していることが視覚的にわかる。

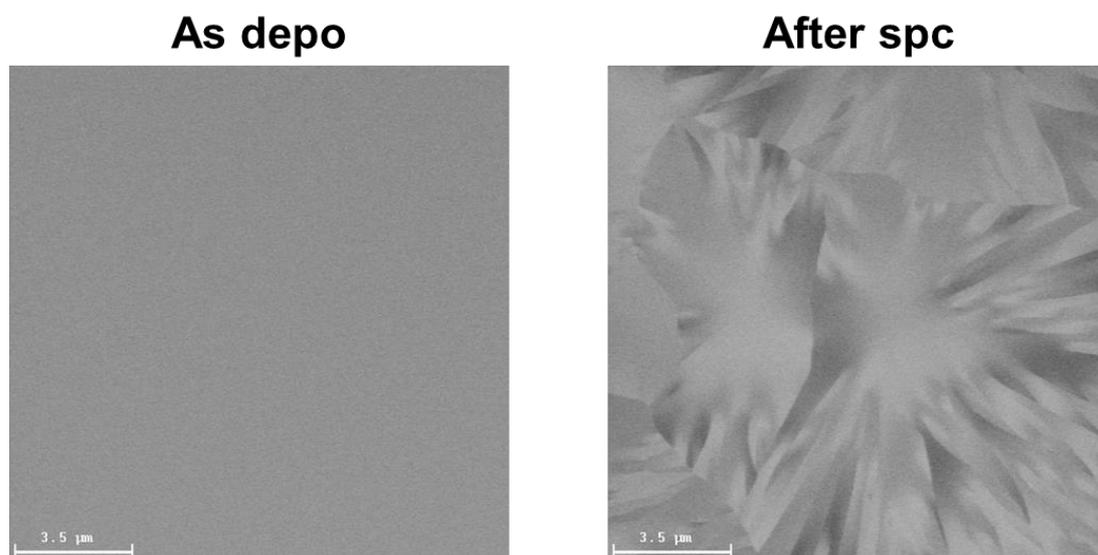


Fig. 4-4. TCO 表面の SIM 像

Fig. 4-5 に TCO/Ge ショットキーフォトダイオード作製後の TCO/Ge 界面の断面 TEM 像を示す。TCO は均一に堆積されており、膜厚は設計値通り約 100 nm あった。また、TCO/Ge 界面は非常に平坦であり、ボイドなどは観察されなかった。TEM の拡大図から、TCO 膜に結晶格子が見られ、固相結晶化されていることが観察できた。さらに、TCO/Ge 界面にアモルファスな界面層が観察されなかったことから、TCO 膜は TCO/Ge 界面まで完全に固相結晶化されていることがわかった。酸化膜/Ge 界面層の形成は酸化膜の堆積条件とその後の熱処理に依存している。例えば、Ar/O₂ 雰囲気 Ge 基板温度を 300 °C まで上げた状態で ITO を堆積させた場合は、GeO_x の形成がはっきりと観察されている [4]。しかしながら、Ref. [5] によると、ITO/Ge ヘテロ接合では界面層が形成されなかったことが報告されている。In₂O₃ の標準生成ギブズエネルギーは-198.537 kcal/mol であり、GeO₂ (-119.613 kcal/mol) よりも低い [6]。したがって、In₂O₃ は Ge 上に優先的に形成されることが予想できる。さらに、当初の目論見にあるように In₂O₃ は 3 価の導電性酸化膜であり、Ge と相互拡散しやすい。一方で、In は拡散係数から考えて Ge 中に拡散しにくい [7]。ゆえに、In₂O₃ と Ge のミキシングは Ge が一方的に In₂O₃ 膜中に拡散することが予想される。In₂O₃ 膜への Ge ドープに関する報告は既にされており、数%の Ge ドープによって高い透過率を維持しながら In₂O₃ 膜が低抵抗化することが報告されている [8]。固相結晶化のための熱処理におけ

る初期の酸化膜成長過程では、雰囲気ガスに酸素が含まれているため、薄い GeO_x と TCO が反応していることが予想される。その結果、Fig. 4-5 に示すように、TCO/Ge 界面が直接接合になっていることが観察された。拡大図では、TCO/Ge 界面は比較的粗いものの、これらの結果は一般的な金属/Ge 構造と比較して、Ge 表面の終端化技術として TCO/Ge 接合にユニークな界面が形成されていることを示している。

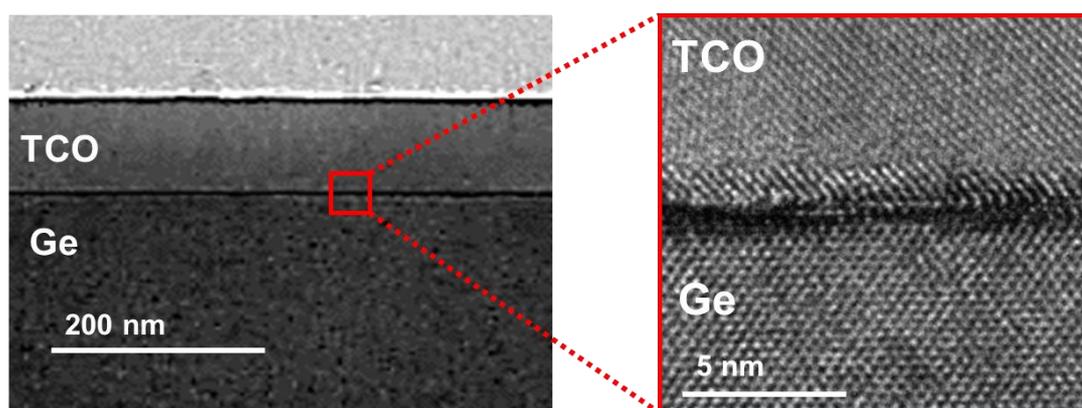


Fig. 4-5. TCO/Ge 接合の断面 TEM 像

より詳細な結合状態を調査するための TEM-EDX によるラインプロファイルを Fig. 4-6, Fig. 4-7 にそれぞれ示す。O, Ge, In の 6 つの元素の定量マッピングから上部 TEM 像の赤い線でラインプロファイルを行った。2 つの図を比較すると、熱処理によって TCO の結晶化は見られたが、ラインプロファイルから明確な界面層の形成は確認できなかった。In, Ge, O の 3 つの原子から構成される領域は存在するが、界面の粗さを考えると、TCO と Ge の接合領域であり、TCO と Ge 層の結合遷移を表していることが予想される。したがって、TCO/Ge 界面がアモルファスな界面層のない直接接合であることが結合状態の解析からも明らかになった。Ref. [2] の TCO/InGaAs 構造の場合は、TCO/InGaAs 界面に 2 種類の酸化膜が界面層として形成されたことが報告されている。2 層が同じ In 原子を有していることから In と Ga の拡散が起こり、In/Ga-rich な InGaAs 酸化膜層と In/Ga-deficient な InGaAs 層が TEM-EDX より観察された。この界面層の形成によって、TCO/InGaAs ショットキーフォトダイオードは市販の InGaAs p-i-n フォトダイオードよりも著しく低い感度を示している。一方で、TCO/Ge 構造では不安定な界面層が存在しないため、光照射による光生成キャリアの損失が少ない高感度な光検出器が期待できる。

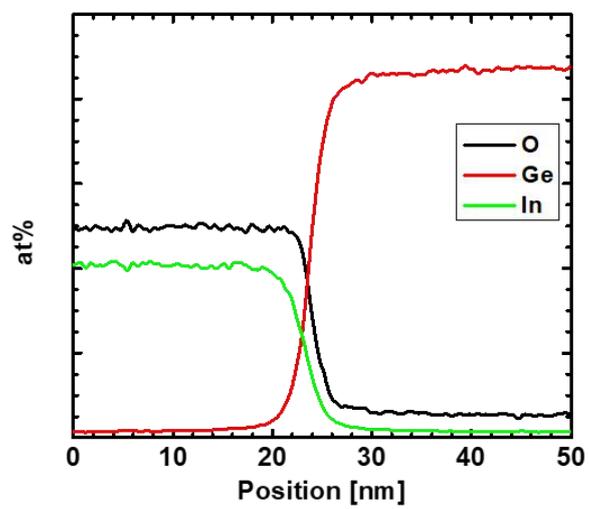
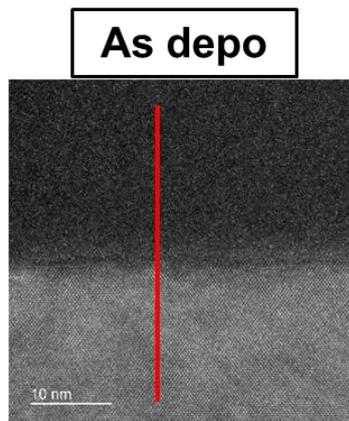


Fig. 4-6. 固相結晶化前の TEM-EDX ラインプロフィール

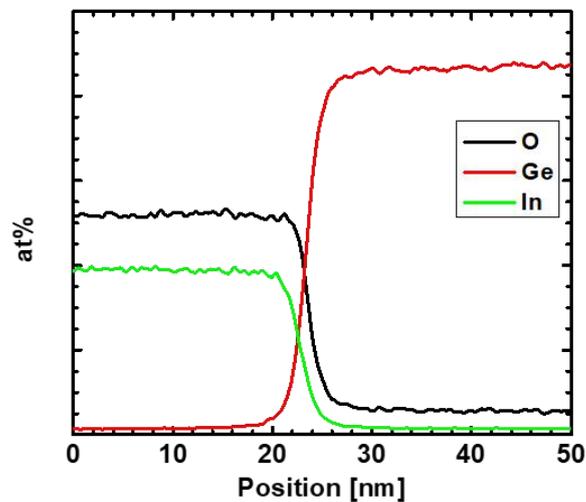
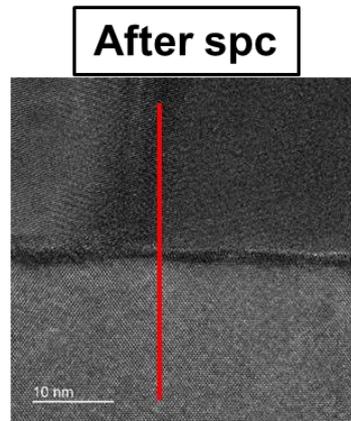


Fig. 4-7. 固相結晶化後の TEM-EDX ラインプロファイル

4.2.2 TCO/Ge ダイオードの電気測定

初めに、TCO/Ge 接合においてショットキー障壁が形成されるかを確認するために n/p Ge それぞれの I - V 測定を行った (Fig. 4-8). バイアスはそれぞれ逆方向バイアスから ± 1 V 印可して電流値を測定した. 図から, n,p どちらの場合においても整流性を確認した. 一般的な金属/Ge 接合において, FLP の強い影響から, p 型ではオーミック接触, n 型ではショットキー障壁が形成される. しかしながら, TCO/Ge 接合では電子および正孔の両方でショットキー障壁が形成されることがわかった. 逆方向バイアス ± 1 V におけるオンオフ比はそれぞれ, p 型の場合 690, n 型の場合 4.76 となり, TCO/Ge ショットキー障壁は正孔の障壁高さが高いことがわかった.

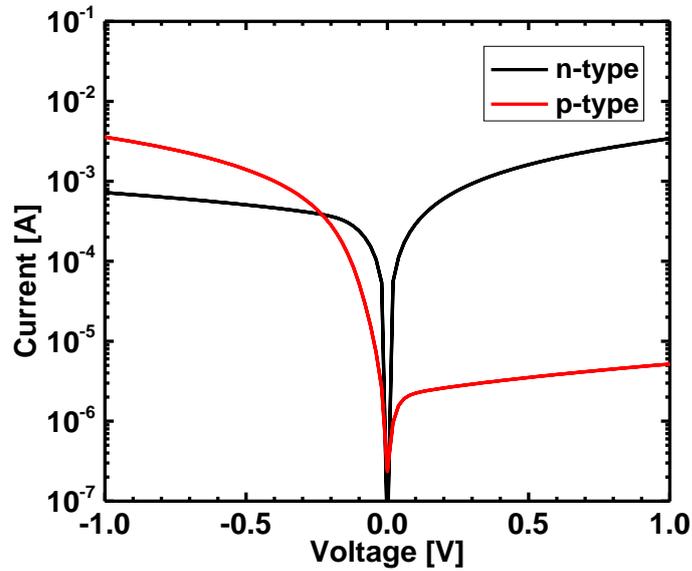


Fig. 4-8. TCO/Ge ダイオードの I - V 特性

次に、ショットキー障壁高さを見積もるために、 C - V 測定を行った。容量測定によるショットキー障壁高さは次式で求められる [9].

$$\frac{1}{C^2} = \frac{2(V_{d0} + V_{p \text{ or } n})}{q\epsilon_S N_{A \text{ or } D}}$$

この時、 V_{d0} はゼロバイアス時の拡散電位、 ϵ_S は Ge の誘電率 ($\epsilon_S = 16.2\epsilon_0$, ϵ_0 は真空の誘電率), N_A および N_D はそれぞれアクセプタ濃度とドナー濃度を示す。つまり、 $1/C^2$ - V をプロットし、その傾きと切片からショットキー障壁高さを見積もることができる。ショットキー障壁高さは次式で求められる。

$$\phi_{bp \text{ or } bn} = V_{d0} + V_{p \text{ or } n}$$

このとき、 V_p はフェルミレベルと p 型 Ge の伝導帯端との差を表しており、 V_n はフェルミレベルと n 型 Ge の価電子帯端の差を表している。 V_p および V_n は次式で求められる。

$$V_p = \left(\frac{kT}{q}\right) \ln\left(\frac{N_V}{N_A}\right)$$

$$V_n = \left(\frac{kT}{q}\right) \ln\left(\frac{N_C}{N_D}\right)$$

この時、 $N_V = 5.0 \times 10^{18} \text{ cm}^{-3}$, $N_C = 1.0 \times 10^{19} \text{ cm}^{-3}$ であり、それぞれ p 型 Ge の伝導帯の実効状態密度と n 型 Ge の価電子帯の実効状態密度を表している。Fig. 4-9 に n/p における TCO/Ge ショットキーダイオードの I/C^2 - V 特性を示す。それぞれのキャリア密度は直線の傾きから、 $N_A = 2.98 \times 10^{16} \text{ cm}^{-3}$, $N_D = 3.14 \times 10^{16} \text{ cm}^{-3}$ と求められた。これらの値は n/p Ge 基板の抵抗率に関係している。そして、n/p それぞれのショットキー障壁高さを求めると、TCO/p-Ge は 0.419 eV, TCO/n-Ge は 0.236 eV となった。TCO/n-Ge のショットキー障壁高さは、TCO の仕事関数 (4.2 eV [10]) と Ge の電子親和力 (4.0 eV) の差に非常に近い値を示すことがわかった。さらに、n/p それぞれのショットキー障壁高さの和は Ge のバンドギャップ ($E_g = 0.665 \text{ eV}$) と同程度の値が得られたことから、計算で得られたショットキー障壁高さが妥当であることがわかる。またこれらの結果から、TCO/Ge 界面では FLP が緩和されていることが予想できる。ITO/n-Ge 構造では伝導帯オフセットが小さいことから、 $\sim 0.26 \text{ eV}$ のショットキー障壁高さが報告されている [11]。同様に、金属/ITO/Ge 構造のショットキー障壁高さは、ITO の膜厚を 0 から 4 nm まで厚くすることで、0.6 から $\sim 0.26 \text{ eV}$ に減少することが報告されている。これは、ITO/n-Ge 界面で FLP が緩和されていることを示唆している。同様に、TCO と ITO の主成分が In_2O_3 であることから、TCO/n-Ge 界面においても FLP が緩和されていることが予想される。Fig. 4-10 に容量測定から得られた TCO/Ge 構造のエネルギーバンド図を示す。第一章でも述べたが、TCO は縮退半導体であるので、フェルミ準位が伝導帯端よりも上の位置にある。これにより、エネルギーバンド的に金属と同じように振る舞う。

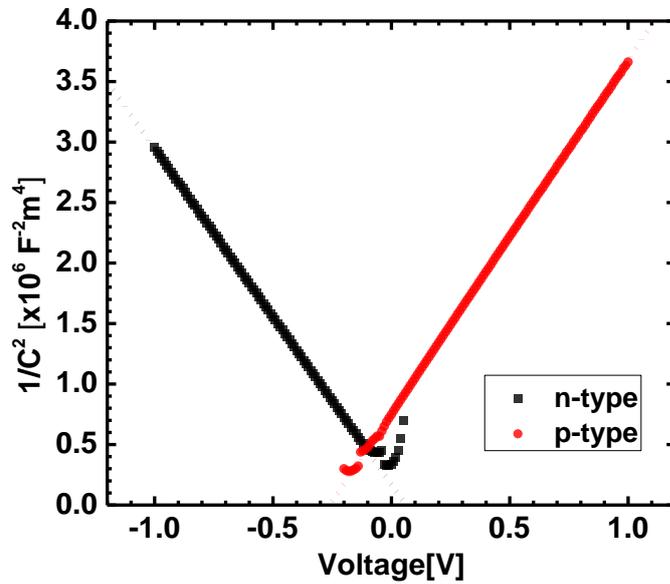


Fig. 4-9. TCO/Ge ショットキーダイオードの $1/C^2-V$ 特性

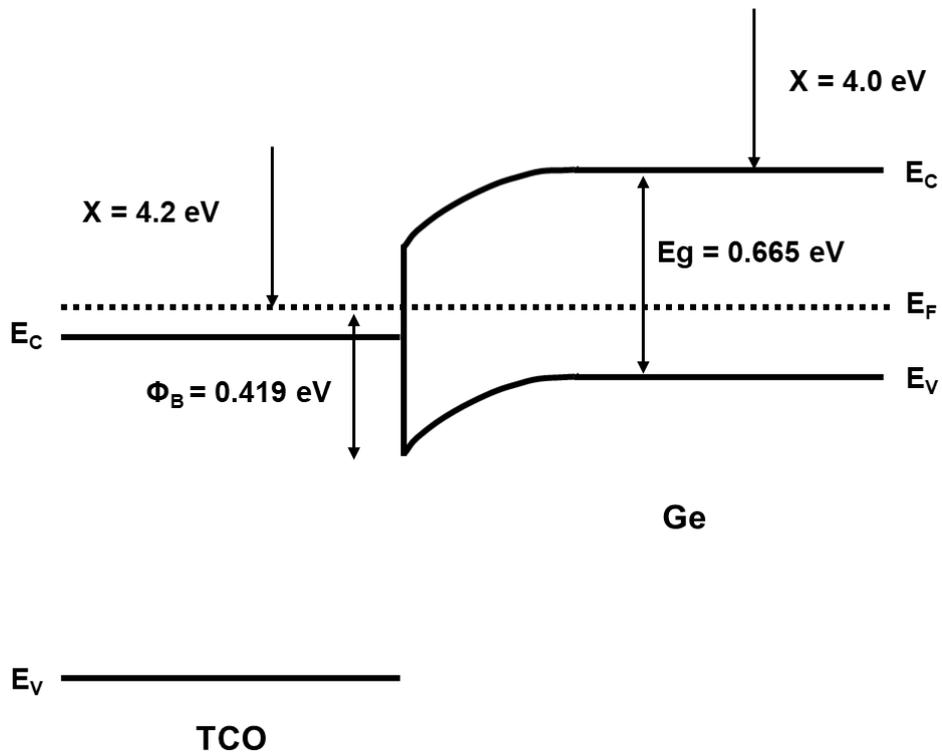


Fig. 4-10. TCO/p-Ge ショットキー構造のエネルギーバンド図

一般に、金属と Ge の間のショットキー障壁高さは、価電子帯端から約 0.09 eV の Ge 電荷中性準位で強い FLP が起こるため、金属の仕事関数にほとんど依存しないことが報告されている [12]. 第 1 章でも述べたが、金属/Ge 接合における FLP の深刻な原因として、MIGS 効果、ダングリングボンド、欠陥 [13] が考えられる. TCO は高濃度ドーパされたワイドギャップ半導体であり、自由キャリアの起源、キャリア密度、キャリアエネルギー分布に関して一般的な金属とは大きく異なっている. 我々が使用した TCO のキャリア密度は $\sim 10^{20} \text{ cm}^{-3}$ であり、一般的な金属 ($\sim 10^{23} \text{ cm}^{-3}$) よりもかなり低く、MIGS の量を減らすことができる. Y. Nishimura らは、Bi のキャリア密度が $\sim 10^{17} \text{ cm}^{-3}$ と極めて低いことから、Bi/Ge ショットキーコンタクトにおいてフェルミレベルピンニングが緩和したことを報告している [14]. また、金属電極と Ge の間に極薄の酸化膜を挿入して界面準位密度を下げることで Ge の FLP を弱められることがよく知られている [15 – 17]. 我々の研究においては、TCO と Ge は界面層のない直接接合であることが明らかになった. Fig. 4-3 においても議論したが、 In_2O_3 は 3 価の酸化物であり、Ge が拡散しやすい. したがって、Ge 原子が In_2O_3 中の O 原子と結合して、Ge 表面を効果的にパッシベーションした可能性が考えられる. また、TCO 膜にはドーパントとして 1at% の H が含まれていたため、 SiO_2/Si 界面の場合と同様に、H 原子が Ge 表面のパッシベーションに寄与した可能性も考えられる [18].

4.2.3 TCO/Ge フォトダイオードの光応答測定

Fig. 4-11 に示した暗状態の I - V 特性では、p 型 Ge の方が n 型 Ge よりも逆バイアス下での暗電流が小さく、 I - V 特性から算出する光検出に適していることがわかった. Fig. 4-11 は TCO/p-Ge ショットキーフォトダイオードの暗電流と異なる照射パワーを有する波長 1550 nm の光を照射したときの I - V 特性を示している. 照射パワーは 37.2, 1.63, 0.602, 0.0723 μW の 4 種類である. バイアスは暗電流と同様に、逆方向バイアスである 1.0 V から -1.0 V まで印可した. 逆方向バイアス下では、照射パワーが増加するにつれて光照射時の電流が増加し、暗電流が低い場合見かけ上の光電流が求められた. 光電流は光照射時の電流と暗電流の差から算出した. I - V 特性を詳細に調べたところ、TCO/Ge ショットキーフォトダイオードが典型的な光起電力効果を示すことがわかった. 照射パワー 35.5 μW における解放電圧 V_{oc} と短絡電流 I_{sc} はそれぞれ、0.070 V と 25.8 μA となった. この光起電力効果により、TCO/p-Ge 接合はゼロバイアスで動作する自己駆動型光検出器として機能する.

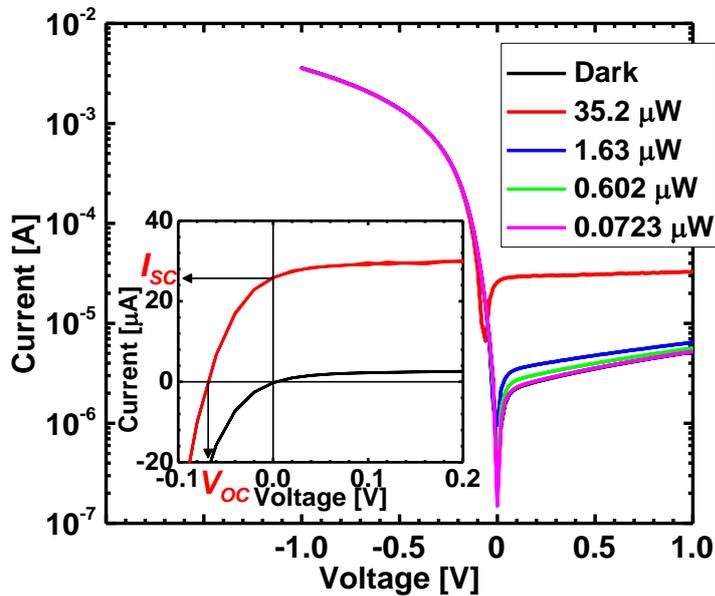


Fig. 4-11. 波長 1550 nm の光を照射した際の TCO/Ge ショットキーフォトダイオードの I - V 特性

次に、光応答を評価するために光電流 (I_{ph}) と感度 (R) を以下の式から算出した。

$$I_{ph} = I_{illumination} - I_{dark}$$

$$R = I_{ph}/P_{in}$$

この時、 $I_{illumination}$ は光照射時の電流、 I_{dark} は暗電流、 P_{in} は照射パワーを表している。TCO/p-Ge ショットキーフォトダイオードの感度を導き出すために、Fig. 4-12 に示すように 1 V の逆バイアス時における光電流と感度の照射パワー依存性をプロットした。左の y 軸が光電流で右の y 軸が感度を示している。図から、光電流は単純なべき乗則 $I=AP^\alpha$ に従って照射パワーとともに増加したことがわかる。ここで、 A はある波長に対して一定であり、指数は照射パワーに対する光応答を決定する。Fig. 4-12 の近似的なべき乗則曲線は $\alpha=1.00$ を示した。すなわち、光電流は照射パワーに完全に比例することが明らかになった。さらにこの指数は、TCO/p-Ge 界面にトラップがほとんどなく、光生成キャリアが光検出器として効率的に取り出されたことを示唆している。その結果、感度は測定された照射パワーの範囲において実質的に一定であり、傾きを用いて 0.783 A/W と見積

もられた。

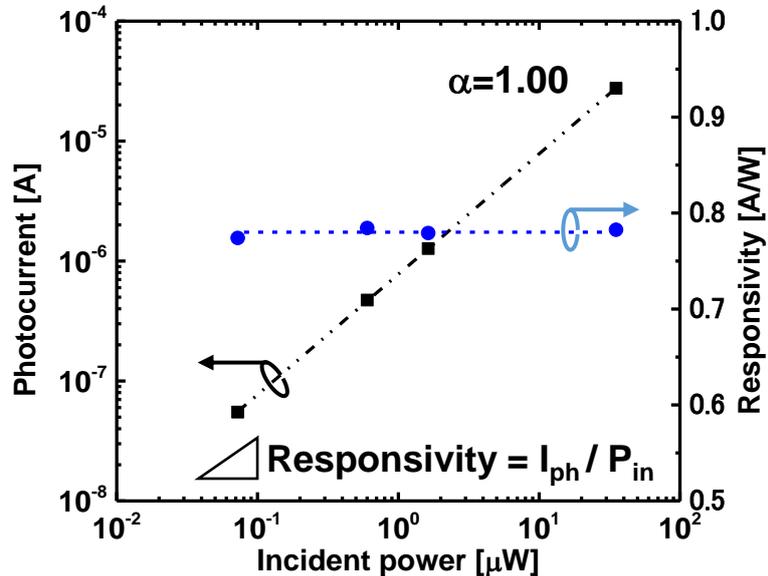


Fig. 4-12. 波長 1550 nm における光電流と感度の照射パワー依存性

次に, n/p 型での TCO/Ge ショットキーフォトダイオードの $I-t$ 測定結果を Fig. 4-13 に示す. $I-V$ 特性の場合は, 逆バイアス時の暗電流が大きいため n 型の感度の算出ができなかったが, $I-t$ 測定においては, 一定のバイアスをかけた状態で光照射の切り替えをするため, 光電流を計算することができた. バイアスは n/p における逆バイアス ± 1 V を印可しており, 波長 800 - 1800 nm の光を照射した. オンとオフはそれぞれ 15 秒後に手動で切り替えた. 図より, 測定波長全域で光電流が見られ, 光応答を検出することができた. Fig. 4-12 において波長 1550 nm の感度は照射パワーに依存しないことから, 波長 800 - 1800 nm においても同様であると仮定し, それぞれの光電流を各波長の照射パワーで割ることで感度を算出した.

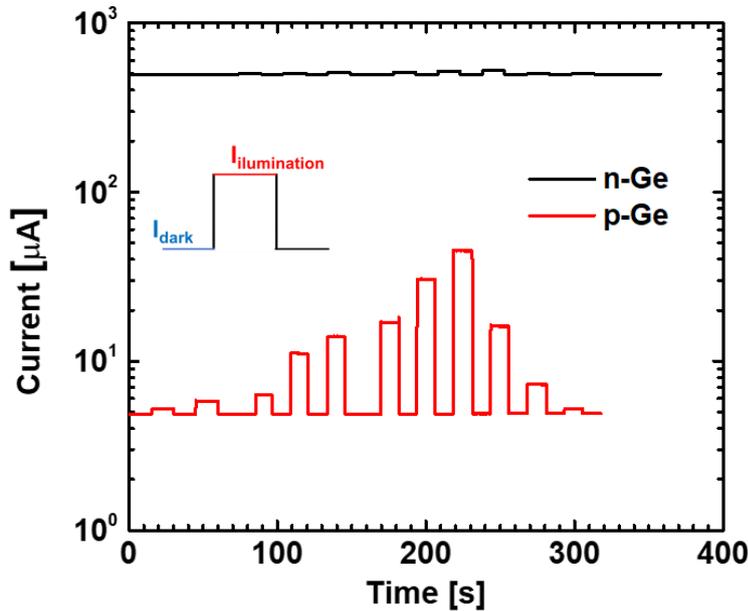


Fig. 4-13. TCO/Ge ショットキーフォトダイオードの $I-t$ 測定

Fig. 4-14 に TCO/Ge ショットキーフォトダイオードの感度特性を示す。また、比較のため一般的に市販されている Ge p-i-n フォトダイオードの感度特性 [19] と 100 % の量子効率を持つときの理想的な感度特性も示す。n/p どちらの場合も 1800 nm で感度が最低値になっていることがわかるが、これは Ge のカットオフ波長によるものである。Ge p-i-n フォトダイオードは 1550 nm で 0.85 A/W の最大感度を示した。TCO/Ge ショットキーフォトダイオードのばあい、p 型は 1500 nm で 0.800 A/W、n 型は 1200 nm で 0.724 A/W のピーク感度を示した。特筆すべきは、TCO/Ge ショットキーフォトダイオードが 1550 nm 以下の波長領域でほぼ同程度の感度を示し、Ge p-i-n フォトダイオードの感度を大きく上回ったことである。TCO/Ge ショットキーフォトダイオードの量子効率は短波長で 100 % に近づいていることがわかる。一方、Ge p-i-n フォトダイオードの EQE は波長が短くなるにつれて低下している。これは、オーミック接触用の高濃度ドーパ Ge 層が、TCO とは対照的に、短波長の光に対して透明ではなかったためである。入射光のほとんどは高濃度ドーパ Ge 層で吸収されることで、内蔵電界が低くキャリアの再結合率が高いため、光生成キャリアを効率的に取り出すことができなかった。しかし、TCO/Ge ショットキーフォトダイオードでは、入射光は TCO の下にある Ge の空乏層で直接吸収され、光生成キャリアは最小のアクセス抵抗で直ちに隣接する TCO に到達するため、高い量子効率を得られる。したがって、量子効率は、光の侵入深さとショットキー障壁高さに起因した空乏幅に依存す

る. 我々のデバイスの空乏層幅 x_d は逆方向バイアス ± 1 V において, p 型の場合 275 nm, n 型の場合 243 nm と求められた. これは以下の式を用いて計算された.

$$x_d = \sqrt{\frac{2\varepsilon_s(V_{d0} + V)}{qN_A}}$$

波長 800 nm における Ge の浸透深さは約 193 nm である [20]. したがって, 照射された光のほとんどは空乏層で吸収され, その結果 EQE は 800 nm で最大となった. 一方で, 長波長側では, TCO/Ge ショットキーフォトダイオードの量子効率, i-Ge 層の厚さによって制御される空乏層幅がショットキーフォトダイオードの空乏層幅を上回るため, Ge p-i-n フォトダイオードの量子効率よりも低くなった. 長波長で高い量子効率を達成するためには, 空乏層幅を大きくすることが望ましく, そのためにはキャリア濃度を小さくし, ショットキー障壁を高くする必要があり. しかし, 高速応答と空乏層幅はトレードオフの関係にある. このトレードオフは, 特定の用途向けに検出器を設計する際に考慮しなければならない.

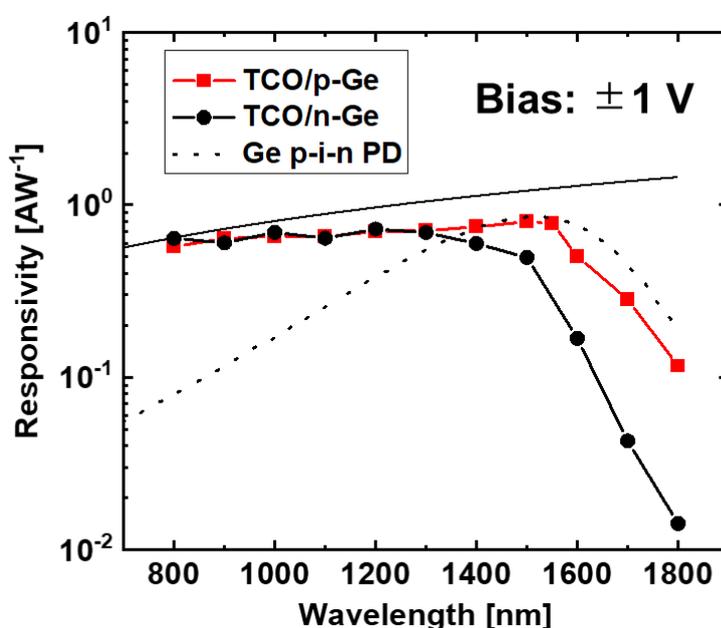


Fig. 4-14. TCO/Ge ショットキーフォトダイオードの感度特性

最後に光応答解析を行った結果, TCO/p-Ge ショットキーフォトダイオードは,

我々が使用した測定装置の測定限界である約 40 μs よりも速い応答時間を示すことが明らかになった。我々のフォトダイオードの性能を他の Ge 系フォトダイオードと比較し、Table. 4-1 にまとめた。暗電流密度は Ge p-i-n フォトダイオードよりも相対的に高いが、他のショットキーフォトダイオードと同程度である。注目すべきは、我々のフォトダイオードの感度が、特に短波長において、他のフォトダイオードを凌駕していることである。その結果、本研究で得られた知見は、TCO/Ge ショットキーフォトダイオードが広い波長範囲にわたって光応答を実現し、高効率の表面照射型近赤外光検出に有益である。

Table. 4-1. 様々なフォトディテクタのパラメータ

Material	Wavelength [nm]	Responsivity [A/W]	Dark current density [mA/cm ²]	τ	Reference
TCO/p-Ge	800	0.575	43.2	< 10 μs	This work
	1300	0.709			
	1550	0.800			
metal-Ge-metal	1300	0.24	-	2 ns	[21]
ITO/n-Ge	1310	0.09	420	-	[5]
ITO/Au/n-Ge	1310	0.62	~1.4	-	
i-Ge Schottky	800	~0.21	~50	< 100 μs	[22]
	1300	~0.28			
	1550	0.55			
Commercial Ge p-i-n	800	~0.08	~0.4	2.5 ns	[19]
	1300	~0.625			
	1550	~0.85			

4.3 まとめ

本研究では、近赤外域に高い透過性を持つ TCO と Ge の界面形成について解析を行い、近赤外領域における感度の分光特性の評価を行った。以降に得られた知見についてまとめる。

$I-V$ および I/C^2-V 特性から p/n 型の TCO/Ge ショットキーフォトダイオードは、それぞれ 0.419 eV と 0.236 eV のショットキー障壁高さ有し、明確な整流特性を示すことを明らかにした。さらに、TEM 像および TEM-EDX を用いた TCO/Ge 界面の解析から、TCO/Ge 界面は界面層を形成せず、直接接合になることを明らかにした。一方で、TCO/Ge 界面はやや荒れていることがわかったため、TCO 堆積前に Ge 表面を平坦化処理することで逆バイアス電流の低減など良好な界面形成が可能であると考えられる。

光学測定では、TCO/Ge ショットキーフォトダイオードが、波長 800 - 1800 nm の範囲で広帯域の光応答検出を実証した。さらに、TCO の透過性から低波長側においても高い感度を維持し、Ge p-i-n フォトダイオードを凌駕した。本研究では、測定装置の限界から精密な応答速度の測定ができなかったため、測定系の更なる改良が必要である。

以上に示した結果は、我々が提案した表面照射型 TCO/Ge ショットキーフォトダイオードの将来的な応用の可能性を示すものである。TCO/Ge フォトダイオードの更なる研究によって低コストで高効率な近赤外域光電デバイスへの応用が期待される。

参考文献

- [1] T. Koida, and J. Nomoto, Effective mass of high-mobility In_2O_3 -based transparent conductive oxides fabricated by solid-phase crystallization, *Phys. Rev. Materials* 6 (2022) 055401-1-13
DOI: 10.1103/PhysRevMaterials.6.055401
- [2] T. Maeda, K. Oishi, H. Ishii, H. Ishii, W. H. Chang, T. Shimizu, A. Endoh, H. Fujisjiro, and T. Koida, Schottky barrier contact on $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ with short-wave infrared transparent conductive oxide, *Appl. Pjys. Lett.* 121 (2022) 232102-1-7.
DOI: 10.1063/5.0129445
- [3] K. Oishi, H. Ishii, W. H. Chang, H. Ishii, A. Endoh, H. Fujishiro, Spectral Responsivity Characteristics of Front-Side Illumination InGaAs PhotoFETs on Si, *Phys. Status Solidi A* 218 (2021) 2000439-1-6.
DOI: 10.1002/pssa.202000439
- [4] J. -H. Yun, M. D. Kumar, Y. C. Park, H. -S. Kim, and J. Kim, High performing ITO/Ge heterojunction photodetector for broad wavelength detection, *J. Mater. Sci: Mater. Electron* 26 (2015) 6099-6106.
DOI 10.1007/s10854-015-3188-8
- [5] Z. Huang, Y. Mao, A. Chang, H. Hong, C. Li, S. Chen, W. Huang, and J. Wang, Low-dark-current, high-responsivity indium-doped tin oxide/Au/n-Ge Schottky photodetectors for broadband 800-1650 nm detection, *Appl. Phys. Express* 11 (2018) 102203-1-5.
DOI: 10.7567/APEX.11.102203
- [6] L. B. Pankratz, and R. V. Mrazek, Thermodynamic Properties of Elements and Oxides (United States Department of the Interior, Bureau of Mines, 1982), p. 171, 201.
- [7] S. M. Sze, Physics of Semiconductor Devices, 4th ed. (Wiley Interscience, 1981).
- [8] M. Mizuno, and T. Miyamoto, Properties of Germanium-Doped Indium Oxide Thin Films Prepared by DC Magnetron Sputtering, *Jpn. J. Appl. Phys.* 39 (2000) 1849-1854.
DOI: 10.1143/JJAP.39.1849

- [9] E. H. Rhoderick and R. H. Williams: *Metal-Semiconductor Contacts*, 2nd ed. (Clarendon Press, Oxford, 1988) pp. 89–129
- [10] T. Maeda, K. Oishi, H. Ishii, W. H. Chang, T. Shimizu, A. Endoh, H. Fujishiro, and T. Koida, High and broadband sensitivity front-side illuminated InGaAs photo field-effect transistors (photoFETs) with SWIR transparent conductive oxide (TCO) gate, *Appl. Phys. Lett.* 119 (2021) 192101-1-5.
DOI: 10.1063/5.0065776
- [11] A. Dimoulas, P. Tsipas, A. Sotiropoulos, and E. K. Evangelou, Fermi-level pinning and charge neutrality level in germanium, *Appl. Phys. Lett.* 89 (2006) 252110-1-3.
DOI: 10.1063/1.2410241
- [12] W. Mönch, Barrier heights of real Schottky contacts explained by metal-induced gap states and lateral inhomogeneities, *J. Vac. Sci. Technol. B* 17 (1999) 1867-1876.
DOI: 10.1116/1.590839
- [13] P. Broqvist, A. Alkauskas, and A. Pasquarello, Defect levels of dangling bonds in silicon and germanium through hybrid functionals, *Phys. Rev. B* 78 (2008) 075203-1-5.
DOI: 10.1103/PhysRevB.78.075203
- [14] T. Nishimura, X. Luo, S. Matsumoto, T. Yajima, and A. Toriumi, Almost pinning-free bismuth/Ge and /Si interfaces, *A.I.P. Adv.* 9 (2019) 095013-1-5.
DOI: 10.1063/1.5115535
- [15] R. Zhang, T. Iwasaki, N. Taoka, M. Takenaka, and S. Takagi, High-Mobility Ge pMOSFET With 1-nm EOT Al₂O₃/GeOx/Ge Gate Stack Fabricated by Plasma Post Oxidation, *IEEE Trans. Electron Devices* 59 (2012) 335–341.
DOI: 10.1109/TED.2011.2176495
- [16] T. Nishimura, K. Kita, and A. Toriumi, A Significant Shift of Schottky Barrier Heights at Strongly Pinned Metal/Germanium Interface by Inserting an Ultra-Thin Insulating Film, *Appl. Phys. Express* 1 (2008) 051406-1-3.
DOI: 10.1143/APEX.1.051406
- [17] V. Janardhanam, H. J. Yun, I. Jyothi, S. H. Yuk, S. N. Lee, J. Won, and C. J. Choi,

Fermi-level depinning in metal/Ge interface using oxygen plasma treatment, *Appl. Surf. Sci.* 463 (2019) 91–95.

DOI: 10.1016/j.apsusc.2018.08.187

[18] T. Nishimura, K. Kita, and A. Toriumi, Evidence for strong Fermi-level pinning due to metal-induced gap states at metal/germanium interface, *Appl. Phys. Lett.* 91 (2007) 123123-1-3.

DOI: 10.1063/1.2789701

[19] Teledyne Judson, Technologies, J16 series Ge,

URL: www.teledynejudson.com.

[20] D. K. Schroder: Semiconductor Material and Device Characterization, 3rd ed. (Wiley-IEEE Press, 2006).

[21] L. Colace, G. Masini, F. Galluzzi, G. Capellini, L. D. Gaspare, E. Palange, and F. Evangelisti, Metal-semiconductor-metal near-infrared light detector based on epitaxial Ge/Si, *Appl. Phys. Lett.* 72 (1998) 3175-3177.

DOI: 10.1063/1.121584

[22] M. Zumuukhorol, Z. Khurelbaatar, D. -H. Kim, K. -H. Shim, V. Janardhanam, V. R. Reddy, C. -J. Choi, Broadband photodetector based on MoS₂/Ge heterojunction for optoelectronic applications, *Vacuum* 209 (2023) 111746-1-9.

DOI: 10.1016/j.vacuum.2022.111746

第五章

総括

本研究では、将来の光電融合デバイスに向けた Ge 系半導体デバイスの界面エンジニアリングとして、原子層レベルの Ge 表面形成技術の開発、Ge 界面の高品質化と安定化に 3 価の金属酸化膜の効果を実証することを目的として議論を進めた。

第二章では、Ge 表面の新たな形成手法として、ハロゲン系ガスである HI プラズマによる GeO_x のエッチングと Ge 表面の原子層終端の検討と、 O_2 プラズマを用いた終端原子の離脱および酸化プロセスの検討を実施した。表面解析には、逐次的に XPS にて構造解析を行い、Ge を HI プラズマに晒すと、Ge 表面に存在する GeO_x が常温でエッチングされ、 GeO_x が除去された後の Ge 表面原子の結合状態は I 原子と H 原子で終端されることがわかった。次に、この原子層終端面は O_2 プラズマで、I 原子は除去され Ge 表面に GeO_x が再形成されることを明らかにした。さらに、HI プラズマと O_2 プラズマによる周期的処理をすることで、 GeO_x のエッチングと再酸化プロセスの原子層エッチングが可能であることを明らかにした。この常温 HI/ O_2 サイクリックドライエッチングは基板バイアスのない等方的な手法であるため、平面的な Ge チャネル構造の形成だけでなく、3 次元チャネル形成への適用も可能である。

第三章では、3 価の絶縁性酸化膜として Y_2O_3 を選択し、良好な界面特性をもつ Ge MOS 構造の作製を目標として研究を実施した。 Y_2O_3 は GeO_x とミキシングすることで、Y がドーパされた GeO_x 反応層を界面に形成し、 GeO_x のプロセス的な脆弱性を克服することができる。今回我々は、 Y_2O_3 の堆積に加え、2 つの新規プロセスを導入し、デバイス測定から界面に与える影響を調査した。1 つ目は、耐熱性の高い Ge MOS 構造を作製するため、金属電極および絶縁性酸化膜を同一チャンバー内で連続堆積させる *in-situ* プロセスの導入である。MOS キャパシタや MOSFET のデバイスの作製および評価を行った結果、ゲート金属である TaN 中の Ta が Y_2O_3 膜中に拡散すること、界面層に Y-GeO_x 層を形成することによって GeO_x/Ge 界面では界面準位密度の劣化が起こる高い温度条件においても低い等価酸化膜厚と界面準位密度を維持しつつ、熱的安定性の高い Ge MOS

構造の作成に成功した。2つ目は、 Y_2O_3 と GeO_x のミキシングを促進させるための Ge 表面活性化プロセスを考案した。表面活性化プロセスとは、高真空中での N_2 熱処理によって GeO_x を熱的に除去し、Ge 表面の活性化と平坦化を行うものである。表面活性化直後に *in-situ* で Y_2O_3 を堆積させると、 O_2 プラズマによる GeO_x 形成と Y_2O_3 とのミキシングが促進され、高い耐熱性と低界面準位密度の Ge MOS 構造が形成できることを明らかにした。さらに、このミキシングは堆積プロセス中に起こり、熱処理を必要としないミキシングであることがわかった。 Y_2O_3 と 2つの新規プロセスの導入により、界面構造の熱的安定化と、平坦かつ界面準位密度の低い Ge MOS 構造を実現した。

第四章では、3価の導電性酸化膜として In_2O_3 膜を選択し、 In_2O_3 膜に H と Ce をドーピングした TCO 膜を上部電極として使用した Ge ショットキーフォトダイオードの界面形成と広帯域光検出性能について研究を実施した。一般的にセンサチップは、表面照射型の光検出器が必要とされているため、近赤外域の光を透過する TCO 膜が用いられる。特に、本研究で採用した H をドーピングした In_2O_3 膜は可視から近赤外域の光を広く透過し、液晶ディスプレイや太陽電池などの表面電極として広く利用されている。TCO/Ge ダイオードの電気特性から n/p 両方の Ge においてショットキー障壁が形成されることを確認した。さらに、電子のショットキー障壁高さは TCO の仕事関数と Ge の電子親和力の差とほぼ同程度であり理想的なショットキー接合を形成することがわかった。TEM 像の観察と TEM-EDX による元素解析から、TCO/Ge 界面には界面層が存在しない直接接合になることを明らかにした。光学測定においては、TCO を介した近赤外域光の光嘔吐検出に成功した。さらには、波長 800-1800 nm の広帯域での光検出が可能であり、その感度特性から短波長側で特に高い感度が得られることがわかった。これは、理想的な TCO/Ge 界面形成の効果であると考えている。さらに、TCO/Ge ショットキーフォトダイオードは、TCO の透過性と Ge の高い吸収性から広帯域かつ高感度な表面照射型の光検出器として大きな可能性を持つことを証明する結果を実証した。

以上の結果から、本研究では、HI/ O_2 プラズマを用いた新たな Ge 表面形成手法を見だし、3価の導電性酸化物を使用した Ge の界面エンジニアリングによって、電子デバイス、光デバイスどちらにおいてもその性能を向上させる有効な手法を実証した。HI プラズマによって GeO_x が除去可能であり、I 原子、H 原子で終端された Ge 表面が形成できること、 Y_2O_3 と GeO_x がミキシングを促進し、平坦かつプロセス的に安定した界面層を形成できること、TCO と GeO_x のミキシングから界面層のない TCO/Ge 直接接合を形成し、理想的な整流特性と広帯域

の光応答検出性能を見出したことは今までにない新たな発見である。今後、原子層レベル Ge 表面制御と 3 価の導電性酸化物を利用した酸化物/Ge 界面エンジニアリングによって、新たな Ge 系光電融合デバイスの実現が期待される。本研究で得られた以上の知見が、Ge 系光電融合デバイスの発展に寄与することを願い、本博士論文の総括とする。

業績リスト

第2章における業績

国内会議発表

第 69 回応用物理学会春季学術講演会, 「HI/O₂ プラズマを用いた常温での Ge サイクルドライエッチングの検討」, ○石井寛仁, 張文馨, 石井裕之, 柯夢南, 前田辰郎, 2022.3.24, オンライン, 口頭発表.

令和 4 年 ARIM 事業利用成果発表会, 「HI/O₂ サイクリックプラズマを用いた Ge 表面の XPS 分析」, ○石井寛仁, 2022.9.15, 茨城, 2022.9.15, ポスター

国際会議発表

34th International Microprocesses and Nanotechnology Conference (MNC 2021), “Surface reaction via cyclic HI and O₂ plasma for Ge digital etching”, ○H. Ishii, W. H. Chang, H. Ishii, M. Ke, and T. Maeda, 2021.10.28, Online, Oral.

誌上発表

JAPANESE JOURNAL OF APPLIED PHYSICS, “Surface bonding state of germanium via cyclic dry treatments using plasma of hydrogen iodine and pure oxygen gases”, H. Ishii, W. H. Chang, H. Ishii, M. Ke, and T. Maeda, 61, SD1024, 2022.1.9.

第3章における業績

国内会議発表

第 66 回応用物理学会春期学術講演会, 「Ge 基板の平坦化 RTA を用いた *in-situ* Ge MOSFET の作製」, ○石井寛仁, 石井裕之, 張文馨, 森田行則, 遠藤聡, 藤代博記, 前田辰郎, 2019.3.9, 東京, 口頭発表.

第 80 回応用物理学会秋期学術講演会, 「Ge 清浄表面からの Y_2O_3/Ge pMOSFETs の作製」, ○石井寛仁, 石井裕之, 張文馨, 森田行則, 遠藤聡, 藤代博記, 前田辰郎, 2019.9.18, 札幌, 口頭発表.

SAT テクノロジー・ショーケース 2020, 「 Y_2O_3/Ge pMOSFETs における Ge 表面清浄化プロセスの検討」, ○石井寛仁, 石井裕之, 張文馨, 森田行則, 遠藤聡, 藤代博記, 前田辰郎, 2020.1.24, 茨城, ポスター発表.

電子デバイス界面テクノロジー研究会－材料・プロセス・デバイス特性の物理－ (第 25 回研究会), 「Ge 清浄表面プロセスを用いた Y_2O_3/Ge pMOSFETs の作製と評価」, ○石井寛仁, 石井裕之, 張文馨, 森田行則, 遠藤聡, 藤代博記, 前田辰郎, 2020.1.31, 静岡, 口頭発表.

第 4 章における業績

国内会議発表

第 83 回応用物理学会秋期学術講演会, 「近赤外域透明導電性酸化膜電極を用いた Ge ショットキーフォトダイオードの光応答特性」, ○石井寛仁, 張文馨, 石井裕之, 鯉田崇, 藤代博記, 前田辰郎, 2022.9.20, 宮城, 口頭発表

第 70 回応用物理学会春期学術講演会, 「 In_2O_3 系近赤外域透明導電性酸化膜電極を用いた InGaAs ショットキーフォトダイオードの評価」, ○石井寛仁, 大石和明, 鯉田崇, 清水鉄司, 石井裕之, 張文馨, 藤代博記, 遠藤聡, 前田辰郎, 2023.3.17, 東京, 口頭発表

第 84 回応用物理学会秋期学術講演会, 「 In_2O_3 系近赤外域透明導電性酸化膜電極を用いた Ge ショットキーフォトダイオードの広帯域光応答検出」, ○石井寛仁, 張文馨, 石井裕之, 鯉田崇, 藤代博記, 前田辰郎, 2023.9.23, 熊本, 口頭発表

第 80 回応用物理学会秋期学術講演会 「転写技術による表面照射型近赤外 InGaAs PhotoFET の開発」, ○大石和明, 石井裕之, 張文馨, 清水鉄司, 石井寛仁, 遠藤聡, 藤代博記, 前田辰郎, 2019.9.20, 札幌, 口頭発表.

電子デバイス界面テクノロジー研究会－材料・プロセス・デバイス特性の物理－（第25回研究会）、「転写技術を用いた Si 基板上の表面照射型 InGaAs PhotoFET の実証」, ○大石和明, 石井裕之, 張文馨, 清水鉄司, 石井寛仁, 遠藤聡, 藤代博記, 前田辰郎, 2020.2.1, 札幌, 口頭発表.

第 81 回応用物理学会秋期学術講演会, 「Si 基板上表面照射型 InGaAs PhotoFET の近赤外域分好感度特性」, ○大石和明, 石井裕之, 張文馨, 清水鉄司, 石井寛仁, 遠藤聡, 藤代博記, 前田辰郎, 2020.9.9, オンライン, 口頭発表.

第 68 回応用物理学会春期学術講演会, 「寄生抵抗を考慮した近赤外 InGaAs PhotoFETs の感度評価」, ○大石和明, 石井裕之, 張文馨, 清水鉄司, 石井寛仁, 遠藤聡, 藤代博記, 前田辰郎, 2021.3.19, オンライン, 口頭発表.

第 82 回応用物理学会秋期学術講演会, 「近赤外域透明導電性酸化膜ゲートによる表面照射型 InGaAs PhotoFETs」, ○大石和明, 鯉田崇, 清水鉄司, 石井裕之, 張文馨, 石井寛仁, 遠藤聡, 藤代博記, 前田辰郎, 2021.9.11, オンライン, 口頭発表.

国際会議発表

9th International Symposium on Control of Semiconductor Interfaces (ISCSIIIX), “High Sensitivity Schottky Barrier Ge Photodetectors with Transparent Conductive Oxide Electrodes”, ○H. Ishii, W. H. Chang, H. Ishii, H. Fujishiro, T. Koida, and T. Maeda, 2022.9.6, Nagoya, Japan, Oral.

SSDM2019, “SWIR InGaAs PhotoFETs on Half-inch Si Wafer Using Layer Transfer Technology”, ○T. Maeda, H. Ishii, K. Oishi, H. Ishii, W. H. Chang, T. Shimizu, A. Endoh, and H. Fujishiro, 2019.9.2, Nagoya, Japan, Oral.

9th International Symposium on Control of Semiconductor Interfaces (ISCSIIIX), “Schottky Barrier Contact on In_{0.53}Ga_{0.47}As with Transparent Conductive Oxide”, ○T. Maeda, K. Oishi, H. Ishii, H. Ishii, W. H. Chang, T. Shimizu, A. Endoh, and H. Fujishiro, T. Koida, 2022.9.5, Nagoya, Japan, Oral.

誌上発表

IEEE ELECTRON DEVICE LETTERS, “High-responsivity Ge Schottky photodetectors with short-wave infrared transparent conductive oxide electrodes”, H. Ishii, W. H. Chang, H. Ishii, H. Fujishiro, T. Koida, and T. Maeda, 44, 1244, 2023.7.5.

JAPANESE JOURNAL OF APPLIED PHYSICS 59, SGGE03, “InGaAs photo field-effect transistors (PhotoFETs) on Half-inch Si Wafer Using Layer Transfer Technology”, T. Maeda, H. Ishii, K. Oishi, H. Ishii, W. H. Chang, T. Shimizu, A. Endoh, and H. Fujishiro, 59, SGGE03, 2020.2.3.

PHYSICA STATUS SOLIDI A-APPLICATIONS AND MATERIALS SCIENCE, “Spectral Responsivity Characteristics of Front-Side Illumination InGaAs PhotoFETs on Si”, K. Oishi, H. ishii, W. H. Chang, H. ishii, A. Endoh, H. Fujishiro, 2000439, 2020.7.17.

表面と真空：特集号「Society 5.0 時代を創出する異種材料集積半導体デバイス」, 「転写技術を用いた Si 基板上の表面照射型 InGaAs PhotoFET の実証」, 大石和明, 石井裕之, 張文馨, 清水鉄司, 石井寛仁, 遠藤聡, 藤代博記, 前田辰郎, 2020.10.15.

APPLIED PHYSICS LETTERS, “Schottky Barrier Contact on In_{0.53}Ga_{0.47}As with Short-Wave Infrared Transparent Conductive Oxide”, T. Maeda, K. Oishi, H. Ishii, H. Ishii, W. H. Chang, T. Shimizu, A. Endoh, H. Fujishiro, and T. Koida, 121, 232102, 2022.12.6.

その他の業績

国内会議発表

第 67 回応用物理学会春期学術講演会「Ge チャネル平坦化プロセスにおける Ge nMOSFETs の面方位依存性」, ○石井寛仁, 張文馨, 入沢寿史, 水林亘, 石井裕之, 前田辰郎, 2020.3.12, 東京, 口頭発表.

謝辞

本論文は、東京理科大学先進工学研究科電子システム工学専攻に属しながら、国立研究開発法人産業技術総合研究所にて2019年4月から5年間にわたり行ってきた研究成果をまとめたものです。本研究を進めるにあたり、数多くの方々からご指導、ご鞭撻を賜りました。ここに深く感謝の意を表します。

指導教官であり本論文の主査である前田辰郎先生には的確なご指導と多大なるご助力とご助言をいただいたことを心から感謝いたします。前田研究室で過ごした5年間で様々な経験をさせていただきました。このような恵まれた環境を提供していただいたことに感謝いたします。産総研に来て多くのことを学び様々な人と出会い成長でき非常によかったと思います。

藤代博記先生、遠藤聡先生には大学での手続きがあったときに親身にサポートしていただきました。また、あまり研究室に顔を出さなかった自分が研究室に行った際に優しく声をかけてくださり、また多くの助言をいただきましたこと感謝申し上げます。

本論文を審査していただいた岡村総一郎先生、谷口淳先生、常盤和靖先生、生野孝先生には、博士論文の内容に対する多くの意見をいただき大変お世話になりました。ここに感謝申し上げます。

産総研の研究者である張文馨さん、石井裕之さん、杉本善正さんには研究の相談や実験のトレーニングだけでなく、プライベートなご相談もさせていただき、大変お世話になりました。ここに感謝申し上げます。

柯夢南先生には、他大学に移られた後もメンターとして研究の助言はもちろんその他たくさん相談に乗っていただきましたことここに感謝申し上げます。

最後に、常に最良の理解者であり、すべての支えとなっていた家族に心から感謝いたします。

皆様に支えられて行ってきた本研究の成果が将来の半導体テクノロジーの発展に寄与することを願っています。この論文を作成するにあたり、お世話になった

皆様方への感謝の意を表し，謝辞とさせていただきます．